

Proposta de Metodologia para Utilização de Componentes não Qualificados em Aplicações Espaciais

Tamara M. Arruda*, Sebastião E. C. Varotto ** e Mischel Carmen Neyra Belderrain***

*Divisão de Engenharia Mecânica Aeronáutica – Sistemas Aeroespaciais

Instituto Tecnológico de Aeronáutica, São José dos Campos, Brasil

** Instituto Nacional de Pesquisas Espaciais - INPE, São José dos Campos, Brasil

***Divisão de Engenharia Mecânica Aeronáutica – Produção

Instituto Tecnológico de Aeronáutica, São José dos Campos, Brasil

Resumo — Os sistemas embarcados espaciais devem ser concebidos, projetados e desenvolvidos para cumprirem uma determinada missão. Tem-se como pressuposto o funcionamento contínuo, desde o lançamento até a conclusão da missão e o descarte, submetido a um ambiente extremamente agressivo imposto pela presença de elevadas acelerações, vácuo, variação extrema de temperatura e incidência de radiações cósmicas. Neste sentido, é de fundamental importância para os desenvolvedores de sistemas embarcados em satélites a caracterização dos circuitos eletrônicos candidatos à utilização em satélites antes da sua incorporação ao projeto. Em outras palavras, é desejável conhecer e prever o comportamento de componentes no espaço através de testes realizados em solo (na Terra), aplicando análises de modo de falha e técnicas que possibilitam o uso de componentes de baixo custo e de forma segura.

Em projeto da área espacial, os custos de sistemas eletrônicos qualificados são extremamente altos quando comparados com seus equivalentes, utilizados em aplicações tradicionais (podendo custar algumas centenas de vezes mais). O processo de qualificação de um componente para utilização no espaço garante que o mesmo foi produzido ou selecionado através de testes, que estão em conformidade com as normas para aplicação espacial e que asseguram que o componente suportará as condições severas de operação às quais será submetido.

Esta realidade torna o emprego destes componentes eletrônicos praticamente inviáveis para utilização no projeto de satélites de pequeno porte, pois o orçamento disponível, nesses casos, geralmente é pequeno, de forma que o custo do projeto passa, às vezes, a ser o principal parâmetro para justificar o que seriam meramente decisões técnicas.

Propõe-se nesse trabalho uma metodologia sistemática que através de passos bem definidos, possibilita a utilização de componentes não qualificados para área espacial, em sistemas eletrônicos embarcados com o grau de confiabilidade aceitável, ou compatível com aplicações espaciais.

Este trabalho se insere no contexto do Projeto ITASAT, financiado pela Agência Espacial Brasileira – AEB. O Projeto ITASAT visa o desenvolvimento e construção de um satélite universitário através da parceria entre instituições de ensino e o Instituto Nacional de Pesquisas Espaciais - INPE.

Palavras-chaves — Memórias SRAMs, Espaço, Confiabilidade.

I. INTRODUÇÃO

A partir da definição clara dos objetivos de uma missão espacial, obtêm-se os primeiros parâmetros que guiarão o projeto do satélite. Assim, conhecendo-se a órbita, tipo de apontamento e precisão, ciclo de utilização da carga útil e tempo de vida da missão, pode-se iniciar a fase de estudos que definirá a configuração do satélite que cumprirá a missão ao menor custo. Estes constituem os requisitos de mais alto nível que dirigirão todo o resto dos estudos do ciclo de vida do projeto espacial.

Com o objetivo de demonstrar sua real eficácia e relevância, a metodologia proposta está sendo aplicada como parte do projeto ITASAT, especificamente num primeiro instante, ao desenvolvimento do computador de bordo. Dentro da configuração sistêmica adotada ao ITASAT, o computador de bordo é o equipamento responsável por efetuar as tarefas associadas ao controle de atitude e gerenciamento de bordo, constituído de processador (módulo processadores), memórias (módulos memórias) e periféricos (módulos periféricos).

Os circuitos eletrônicos do computador de bordo, e em particular as memórias, são vitais ao seu funcionamento utilizadas para o armazenamento temporário de dados e informações manipuladas pelo computador de bordo.

Para utilização de componentes eletrônicos em qualquer aplicação espacial, eles devem resistir às condições do ambiente espacial, devendo portanto ser qualificados para a referida aplicação. Entretanto, a seleção e a aquisição de componentes eletrônicos qualificados no mercado internacional está se tornando cada vez mais difícil por envolver alto custo de produção, longo prazo de entrega e o embargo tecnológico imposto pelos países que produzem tais componentes.

A metodologia proposta, no presente trabalho, tem como objetivo apresentar um caminho com uma possível solução para contornar o problema mencionado anteriormente, e desta forma, dará ênfase na aplicação para os módulos críticos. Os módulos considerados críticos (classificados em ordem de criticidade) são aqueles mais propensos à ocorrência de falhas e que, apresentando falha, podem por em risco todo o funcionamento do sistema.

Neste contexto, o trabalho apresenta a aplicação da metodologia proposta ao módulo de memórias SRAMs (*Static Random Access Memory*), por tratar-se de componentes de vital importância para o computador de bordo, ou seja, apresenta um elevado índice de criticidade. Deve-se salientar, entretanto, que a metodologia proposta, pode ser aplicada a outros componentes e/ou módulos de equipamentos embarcados em satélites de órbita baixa, com características semelhantes às do satélite ITASAT.

II. PASSOS DA METODOLOGIA

Os parágrafos a seguir são dedicados a uma descrição detalhada dos passos que constituem a metodologia proposta.

1) 1º Passo: Especificação de Requisitos para Aquisição do componente

A especificação de requisitos para os componentes pode ser vista como um processo de representação que, em última análise, as exigências são representadas de uma forma que leve a uma implementação bem-sucedida [1].

Um requisito é definido como uma condição ou uma capacidade com a qual o sistema deve estar de acordo. Nesta fase devem ser descritos o objeto do sistema/subsistema e suas funcionalidades, tanto a nível de *hardware* quanto de *software*.

Antes da aquisição do componente, deve-se realizar um estudo do que realmente é necessário, avaliar se o componente especificado responde à necessidade do sistema, se as funcionalidades de tempo real quando está submetido a restrições temporais serão respeitadas. Além das restrições temporais, está sujeito a restrições tecnológicas de embarcabilidade (redução de volume, peso, consumo) e a restrições de custo de aquisição ou fabricação que encorajam a minimização dos recursos necessários à sua implementação. A utilização de componentes eletrônicos não qualificados submetidos a testes adicionais para serem utilizados em aplicações espaciais através de um processo de seleção (*screening*), é um dos passos específicos desse trabalho e será abordado no próximo passo.

2) 2º Passo: Aquisição do Lote de Memórias SRAMs para aplicação de Técnicas de Seleção – *Screening*

Uma vez que as especificações dos requisitos do módulo em análise tenham sido identificadas, deve-se elencar os testes que serão aplicados, estabelecer a sequência desses testes, o local de cada teste, custos e a disponibilidade do lote dos componentes a ser utilizado no processo de seleção (*screening*).

Neste caso, a aplicação do *screening* não consiste apenas em selecionar (passa/não passa) componentes de memórias como nos *screening* convencionais indicados pelas normas. O objetivo é estender a investigação sobre as falhas, utilizando análises que permitam a criação de uma base de dados sobre essas falhas de forma a auxiliar no desenvolvimento de mecanismos de tratamento das mesmas.

Neste trabalho, propomos a aplicação do *screening* a componentes sem qualificação para utilização no espaço. O

conjunto de testes deve selecionar os melhores componentes de um dado lote, a fim de obter um nível de confiança aceitável, visando atender à aplicação pretendida.

O *screening* foi dividido em dois estágios, como mostra a figura 1, utilizando as normas MIL-STD-883[2], ECSS-E-10-02 [3] como referências.

A definição dos tipos de testes aplicados ao processo de *screening* a serem adotados para um determinado componente dependem das suas especificações elétricas, ambientais e mecânicas ditadas pelo fabricante, assim como também dependem dos requisitos do programa, buscando um equilíbrio entre o que é tecnicamente desejável (sugerido pelas normas), o que é estrategicamente importante para quem está desenvolvendo, a viabilidade técnica e econômica para aplicação e o retorno gerado pela sua utilização.

O objetivo final, desse passo é conhecer as características de confiabilidade desses componentes, isto é, a eliminação de componentes que apresentem defeitos de fabricação explícitos ou induzidos pelo *screening*. É importante lembrar que o processo de *screening*, por si só, não aumenta a confiabilidade do componente, visto que a confiabilidade é uma característica inerente ao produto e é obtida primeiramente pelo projeto e pelo seu processo de fabricação. Porém, elas ajudam a garantir que os produtos que vão para o campo tenham a confiabilidade projetada [4].

No presente trabalho, foi realizado um vasto estudo envolvendo as normas utilizadas como referência com o objetivo de elencar os métodos de testes mais indicados e a acessibilidade (equipamento/custo) a eles para a realização do *screening* das memórias SRAMs.

2.1) Sequência do *Screening*

Primeiramente, foi realizado um teste inicial de funcionalidade em todas as memórias (lote mínimo) Neste teste de funcionalidade, as memórias são alimentadas com 5V e são realizados ciclos de escrita e leitura, deixando-as em funcionamento por um período de tempo de no mínimo 10 horas. Um software especialmente desenvolvido para esta finalidade, através da comparação entre os ciclos de escrita e leitura, constata o funcionamento correto do componente. Para permitir a rastreabilidade ao longo da aplicação da metodologia, os componentes foram identificados por uma numeração empregando-se papel recoberto com uma fita *kapton*, qualificada para utilização espacial, evitando assim problemas de contaminação durante a aplicação da metodologia.

As memórias que apresentarem algum desvio em relação a funcionalidade especificada são descartadas nessa fase do *screening*, deixando de ser submetidas aos demais testes.

Após os testes funcionais, dividimos a etapa de *screening* em dois estágios. No primeiro estágio do *screening*, as memórias serão submetidas à inspeção visual externa; propriedades físicas, soldabilidade, resistência a solvente, teste de vibrações aleatórias e choque mecânico.

O segundo estágio do *screening* consiste em observar o comportamento das memórias SRAMs quando submetidas à radiação ionizante e à ciclagem térmica.

Não devemos esquecer, que os testes a serem aplicados nos componentes no presente trabalho devem selecionar os melhores componentes de um lote mínimo que tenham

atendido às condições de testes, sem causar aos selecionados qualquer tipo de degradação.

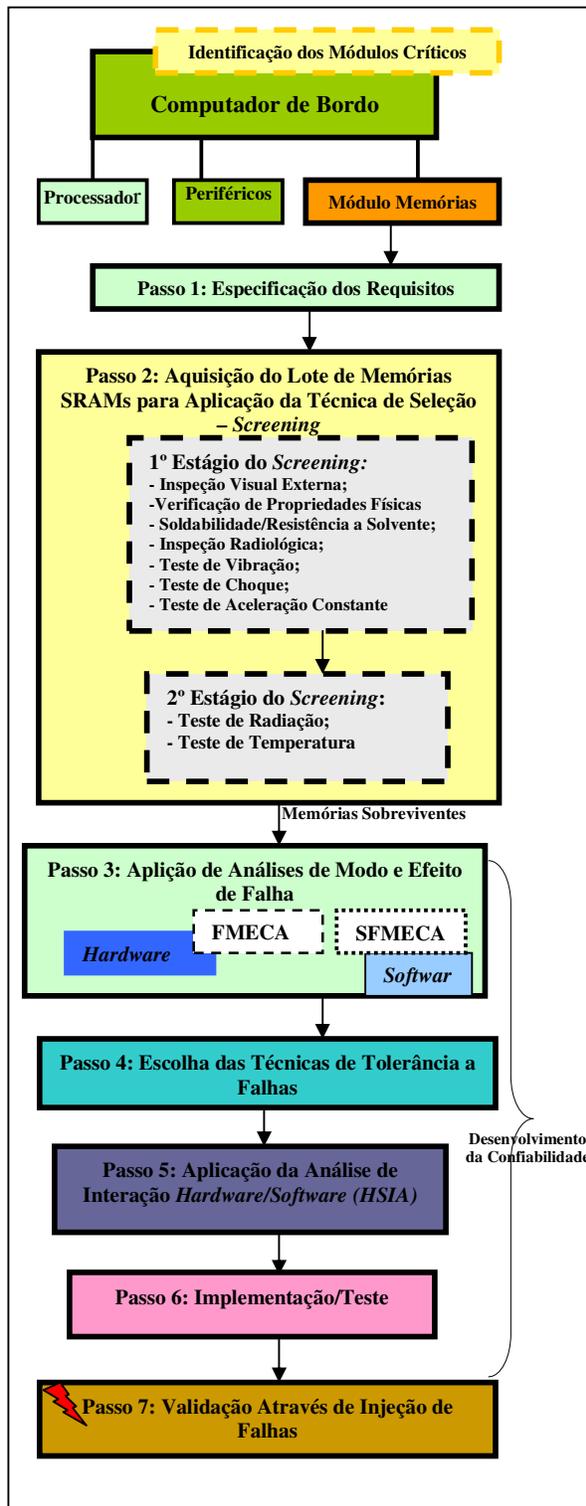


Figura 1: Passos da Metodologia

2.1.1) 1º Estágio do Screening

Nesse estágio do *screening*, serão realizados testes de inspeções visuais externa; propriedades físicas; inspeção radiológica; soldabilidade/resistência a solvente, teste de vibração aleatória e choque mecânico.

As condições e os métodos de testes aplicados nos componentes são baseadas na norma MIL-STD-883F e nas especificações elétricas dos componentes, fornecidas pelo fabricante das memórias. Deve-se lembrar, entretanto, que apesar da norma MIL-STD-883F ser indicada para fabricação de componentes, será aplicada nos componentes de memórias para observar se as mesmas passam pelo processo de avaliação indicado pela norma.

Nesse estágio, os testes realizados não necessitam que as memórias estejam em funcionamento, esses testes foram realizados e/ou supervisionados pela autora do presente trabalho e contou com a disponibilidade da infra-estrutura e logística do Laboratório de Qualificação e Confiabilidade de Componentes do LIT e Laboratório de Sensores, ambos situados nas dependências do INPE – Instituto Nacional de Pesquisas Espaciais.

a) Inspeção Visual Externa

A inspeção visual externa é realizada com um microscópio óptico com ampliação de 1,5 a 10 vezes. Consiste em procurar danos físicos como: trinca, deterioração do *package*, oxidação, entortamento dos terminais e legibilidade da demarcação do componente.

b) Propriedades Físicas

Consiste em levantar as dimensões físicas de cada componente para verificar se algum componente apresenta discrepâncias dimensionais em relação aos valores especificados pelo fabricante.

c) Inspeção Radiológica

A inspeção radiológica consiste em identificar defeitos como deslocamento do pedestal da pastilha, defeitos nos fios de conexões, identificação de materiais estranhos dentro do empacotamento, vazios na fixação e nas trilhas da pastilha, falhas nas trilhas, erros grosseiros de fabricação.

d) Soldabilidade/Resistência a Solvente

Consiste em avaliar a soldabilidade dos terminais dos componentes que serão unidos a outros por um processo de soldagem.

A investigação consiste em submeter os terminais dos componentes a um banho de solda e em seguida realizar inspeções visuais com microscópio óptico com ampliação de 10 vezes. O teste deverá ser realizado em todos os terminais da memória.

Para realização dos testes, foi utilizado em cada pino do componente fluxo mediano ativo do tipo RMA – *Rosen Middy Activated* na soldagem e todo o fluxo residual foi removido após a soldagem com álcool isopropílico (C3H7OH). Foi utilizada a inspeção visual com auxílio de microscópio para confirmar a remoção completa do fluxo [5].

Já o teste de resistência a solvente, tem por objetivo garantir que o componente não sofrerá nenhuma deteriorização quando submetido a agentes químicos necessários para garantir a limpeza dos circuitos após o processo de soldagem.

e) Teste de Vibração Aleatória e Choque Mecânico

Os satélites são expostos aos esforços dinâmicos presentes durante o lançamento e nos instantes de separação entre o satélite e o veículo lançador. Tais eventos, induzem esforços mecânicos próprios onde ocorre um cenário caracterizado por choque mecânico, com níveis altíssimos de aceleração aplicados em intervalos de tempo extremamente reduzidos. Por essas razões, são aplicados ensaios em solo para verificar se os componentes suportam adequadamente a etapa de lançamento/separação.

Os testes realizados com a finalidade de determinar a resistência a tensões dinâmicas serão os testes de vibração aleatória e de choque mecânico dos componentes de memórias SRAMs 6264-70.

2.1.2) 2º Estágio do Screening

A proposta básica desses ensaios apresentados nessa segunda parte é estimular a antecipação de defeitos latentes através da exposição de componentes a condições ambientais com níveis de estresses acima das condições normais de operação no espaço.

As memórias SRAMs estarão em funcionamento no ambiente espacial, em uma órbita LEO, 750Km de altitude, numa inclinação de 25°. Assim sendo, os componentes devem ser submetidos a testes rigorosos para avaliar a tolerância aos efeitos da radiação e mudanças de temperatura. Entre os parâmetros a serem determinados, destacam-se o tempo desde o início de operação até o início da ocorrência de falhas, o número de falhas em um determinado intervalo de tempo, o endereço de memória que ocorreu a falha e o tempo necessário para a parada total de funcionamento do componente.

a) Teste Acelerados de Radiação

Os computadores de bordo de satélites devem ser projetados para utilização em ambiente espacial. Entre as características deste ambiente, destaca-se a presença de diferentes tipos de radiação que podem alterar a operação dos componentes do computador de bordo, causando desde falhas temporárias (*bit-flips*) até a perda total do satélite.

Esta etapa do passo da metodologia concentra-se em observar a influência da radiação ionizante em memórias. Em particular, analisa-se o efeito da radiação gama em memórias SRAM.

Com esta finalidade, foi desenvolvida uma plataforma de teste composta por um sistema microprocessado que monitora em tempo real a ocorrência de falhas nas memórias quando submetida à radiação ionizante.

A radiação gama utilizada nos testes é proveniente de uma fonte de cobalto 60. A desintegração do cobalto 60 produz dois raios gamas com energia de 1,17 MeV e 1,33MeV.

O objetivo do teste é a qualificação de um lote mínimo de memórias industriais SRAMs 6264-70 quanto à tolerância à

dose total de radiação ionizante em que estará submetida durante os dois anos de funcionamento do satélite.

Plataforma de Teste

A plataforma de teste consiste em um sistema de aquisição em tempo real onde placas compostas por memórias SRAMs são conectadas a processadores ADSP-BF533. Os processadores *Blackfin* são utilizados para simular o ambiente de trabalho das memórias e monitorar seu comportamento em tempo real pelo software de aquisição de dados, utilizando o Visual DSP++ como ambiente de desenvolvimento, quando a memória é exposta a uma fonte emissora de radiação ionizante.

As memórias que sobreviveram ao teste de radiação a uma taxa de dose acumulada de 525,6 Gray (Si) serão submetidas a testes de ciclagem térmica.

b) Teste de Ciclagem Térmica das Memórias SRAMs

Cada equipamento do satélite possui uma faixa específica de temperatura dentro da qual ele opera satisfatoriamente, obtida através do seu controle térmico. Os testes térmicos devem ser realizados em componentes, equipamentos e no satélite integrado de forma a verificar seu funcionamento em condições extremas de temperatura e identificar possíveis falhas ocasionadas por processos de fabricação ou montagem inadequados. Os equipamentos internos do satélite (computador de bordo) são beneficiados pelo controle térmico, pois lhes assegura uma temperatura mais uniforme, mas componentes utilizados em equipamentos externos ao satélite devem passar por testes rigorosos de mudanças extremas de temperatura (choque térmico, ciclagem térmica com patamares específicos para faixa de operação – aceitação/qualificação), os quais são muito mais solicitantes. Os testes realizados nessa etapa estão de acordo com a norma ECSS-E10-03 [3], que especifica diferentes parâmetros para testes de aceitação e testes de qualificação.

Nos testes de ciclagem térmica, deve-se levar em consideração alguns fatores que influenciam na detecção de falhas tais como:

- O número de ciclos;
- Os níveis de temperatura;
- A taxa de mudança de temperatura entre os patamares (mínimo de 1°C/min);
- O perfil operação/não operação do equipamento ou componente (incluindo partidas a frio e a quente)
- O tempo de permanência nos extremos de temperatura (deve ser suficiente para que o equipamento ou componente atinja equilíbrio térmico internamente).

O controle térmico do satélite ITASAT será projetado para assegurar que a faixa de operação dos equipamentos internos ao satélite, entre eles o computador esteja entre 10°C a 30°C.

Os parâmetros de margem dos testes basearam-se na temperatura de operação do satélite adquirida pelo controle térmico com as devidas margens de aceitação/qualificação indicadas pela norma ECSS-E10-03.

Na próxima seção, descreve-se os procedimentos utilizados e análise dos resultados dos testes dos diferentes estágios.

2.2) Procedimento Experimental e Análise de Dados

2.2.1) Primeira Etapa do Screening

a) Inspeção Visual Externa

A inspeção foi realizada em todos os componentes de memória com a utilização de um microscópio óptico de marca: Micronal, com ampliação de 10 vezes.

Não foram encontrados danos físicos e nenhum modo de falha especificado nas inspeções realizadas nos componentes de memórias SRAMs. Os componentes foram inspecionados, de acordo com a norma MIL-STD-883/Método de teste 2009.

b) Propriedades Físicas

Todas as memórias SRAMs foram pesadas e medidas (comprimento, largura e espessura). As medidas de massa, foram realizadas utilizando uma balança digital, marca: Mante, modelo: A1600, com precisão de + ou - 0,01g. As medidas de comprimento, largura e espessura foram obtidas utilizando um paquímetro, marca: *Mitutoyo* com precisão de + ou -0,05mm.

Todas as memórias inspecionadas, apresentaram valores para a massa e dimensões, compatíveis com a faixa especificada pelo fabricante, não sendo necessário descartar nenhum componente neste passo da metodologia.

c) Inspeção Radiológica

A inspeção radiológica não revelou nenhum defeito interno ao encapsulamento que pudesse colocar em risco o funcionamento do componente, e assim, todos os componentes foram aprovados no procedimento de inspeção radiológica.

d) Soldabilidade/Resistência a Solvente

Todos os pinos do componente de memória foram cuidadosamente observados utilizando o microscópio com aumento de 10x, tendo como resultado da análise uma metalização fina e porosa em todos os terminais dos componentes. Apenas o componente de memória 4 apresentou nos pinos 14 e 15, pequenos espaços de falta de solda, tendo que ser novamente repetido o processo nesses pinos para garantir a confiabilidade do processo.

e) Teste de Vibração

O objetivo do teste de vibração foi de avaliar a resistência mecânica das memórias SRAMs. Os testes basearam-se na norma MIL-STD-883F, método 2026.

Nos ensaios de vibrações foi aplicado um movimento vibratório aleatório, com as seguintes características:

Faixa de frequência.....50 a 2000Hz;

Nível Global.....29 g RMS;

Distribuição Espectral....+6dB/oit na faixa de 50 a 100 Hz
0.600g²/Hz na faixa de 100 a 1000 Hz; -6dB/oit na faixa de 1000 Hz a 2000 Hz.

Eixos de Ensaio.....Frontal (Ensaio 01) e Transversal (Ensaio 02). A duração do teste foi de 15 minutos por eixo.

Os testes foram realizados no Laboratório de Integração e Teste - LIT, no Instituto de Pesquisas Espaciais (INPE), São José dos Campos -SP.

As memórias não apresentaram falhas nos testes mecânicos.

f) Teste de Choque Mecânico

O teste de choque foi aplicado de acordo com a norma MIL-STD-883F, método 2002 - 4 com choques 7.000 g (entre os níveis D e E). A duração do pulso foi de 0,2 ms.

Nenhum componente apresentou falha nos teste de choque mecânico.

*2.2.2) Segunda Etapa do Screening**a) Testes de Radiação*

O sistema de aquisição de dados em tempo real foi submetido a fontes de radiação gama para simular as condições de funcionamento das memórias SRAMs para avaliar a sua resistência à dose acumulada de radiação ionizante, quando em operação [6].

Foi utilizada nos testes a fonte panorâmica instalada no Instituto de Pesquisas Energéticas e Nucleares (IPEN), São Paulo-SP, pois seus feixes interagem com a memória principalmente por ionização.

A placa formada pelas memórias SRAMs 6264-70 foi exposta a uma fonte de radiação de Cobalto-60, com energias de 1,17 MeV e 1,33 MeV.

A fonte panorâmica consiste em uma grande mesa de aço, graduada em círculos onde foram posicionadas as memórias para serem irradiadas. A fonte de Cobalto-60 se encontra no centro da mesa. A taxa de incerteza da fonte panorâmica utilizada nos testes é de 5% e a temperatura ambiente foi de (25 ± 5)° C durante todas as irradiações.

Quanto à definição dos parâmetros de teste, o objetivo era observar o comportamento das memórias em relação à dose total acumulada a uma determinada taxa de dose, tendo como base o tempo de vida operacional do satélite, que é dois anos. A experiência foi realizada com a exposição das memórias SRAM a uma dosagem acumulada total de 525,6 Gy (Si) [7]. Durante a exposição, o Kit com o processador *Blackfin* foi blindado de modo a protegê-lo da radiação. O computador e a cablagem utilizados foram posicionados em local protegido da fonte de radiação.

a.1) Resultados do Teste de Radiação

As memórias que passaram pelos testes do primeiro estágio serão submetidas a teste de radiação.

As condições de teste foram as mesmas para todas as memórias SRAM 6264-70, de 8K bytes, dividida em duas regiões, onde a primeira região M1 com 4K bytes (4096 endereços) foi gravada com 0xFF e a segunda região M2 com os outros 4K bytes (4096 endereços) gravados com 0x00. As memórias foram monitoradas durante todo o teste pelo sistema de aquisição de dados em tempo real.

As memórias: 1, 5,6,7,8,9,10,11,12,13,14,15,16,17,18,19 e 20 não apresentaram falhas durante o teste de radiação.

A seguir o resulta detalhado da análise do comportamento das memórias que apresentaram falhas quando submetida à fonte de radiação.

Memória 2

Durante o teste foi observado que a região de memória M1, que foi gravada com 0xFF = (1111 1111)₂, apresentou 2 falhas (0x7F = (1110 1111)₂), após 19 horas, 2 minutos e 36 segundos de teste, devido à radiação, depois voltando a

funcionar corretamente até o final do teste (19 horas e 26 minutos).

A região de memória M2, que foi gravada com $0x00 = (0000\ 0000)_2$, apresentou 3 falhas ($0x01 = (0000\ 0001)_2$) após 19 horas 1 minuto e 31 segundos de teste, depois voltando a funcionar corretamente até o final do teste.

Os endereços 4 413 e 7 966, referente a região M1, apresentaram 1 falha durante o teste de radiação. Na região de memória M2, os endereços que apresentaram falhas foram os endereços 110, 639 e 1 394 cada um apresentando 1 falha.

Memória 3

Foi observado que a região de memória M1, foi gravada com $0xFF = (1111\ 1111)_2$, não apresentou falha. A região de memória M2, foi gravada com $0x00 = (0000\ 0000)_2$, apresentou 1 falha ($0x70 = (1110\ 0000)_2$), após 19 horas, 1 minuto e 26 segundos de teste, mudando 3 bits dos dados que foram inicialmente gravados ($0x70 = (1110\ 0000)_2$) e voltando a funcionar corretamente até o final do teste.

O endereço 3011, referente a região M2, apresentou 1 falha, voltando a funcionar corretamente até o final do teste de radiação.

Memória 4

A memória 4 apresentou 1061 falhas, após 4 horas de teste, na região de memória que foi gravada com $0xFF$. A região M2 que foi gravada com $0x00$ não apresentou falha durante o teste.

Todas as falhas ocorreram no endereço de memória 7 378, mudando 3 bits dos dados que foram inicialmente gravados ($0x70 = (1110\ 0000)_2$). Até o final do teste a memória apresentava falha (ainda com a fonte de radiação). Após interromper a irradiação, segundo depois ainda apresentou algumas falhas (o semicondutor de composição da memória continua ionizado), depois voltando a funcionar corretamente.

O endereço 7 966, referente a região M2, apresentaram 1 061 falhas. Apesar de um número elevado de falhas a memória não foi danificada.

A região de memória M2 que foi gravada com $0x00$, não apresentou falha durante o teste de radiação.

Foi observado que as memórias SRAM mesmo sendo de mesmo fabricante e mesmo lote apresenta diferentes comportamentos quando submetida a taxas de doses e doses acumulativas de radiação.

No teste os danos por TID foram causados pela geração de pares elétron-lacuna gerados pela radiação ionizante. Nenhuma memória “queimou” (danificou-se completamente) por aumento de corrente induzida pela radiação. Todas as falhas observadas foram temporárias (*bit flips*), corrigidas através da reescrita no dispositivo.

As memórias que apresentaram falhas foram descartadas, não sendo utilizadas nos testes posteriores do *screening*.

Foi observado também que quando gravado $0x00$ e $0xFF$, o número maior de bits alterados em cada endereço ocorria nos bits que originalmente foram gravados com $0xFF$ ($1111\ 1111$)₂. Essa particularidade pode estar ligada à construção dos transistores na implementação do flip-flop das células de memórias.

A continuação do *screening* consiste em que as memórias que sobreviveram ao teste de radiação a uma taxa de dose acumulada de 525,6 Gray serão submetidas a testes de ciclagem térmica.

b) Teste de Ciclagem Térmica

Os parâmetros de margem dos testes basearam-se na temperatura de operação do satélite adquirida pelo controle térmico (10°C a 30°C) com as devidas margens indicadas pela norma. Por tanto, a justificativas dos valores selecionados para teste:

Margens para os testes de aceitação: 5° C a 35° C;

Margens para os testes de qualificação: 0° C a 40° C;

Para a realização do *screening*, levou-se em consideração a diferença de temperatura entre o chip de memória e a placa. Para garantir a diferença de temperatura entre o *chip* de memória (junção) e a placa, utilizou-se Δt de + ou - 5°C. Fazendo com que os testes de seleção (*screening*) sejam realizados a uma temperatura mínima de -5° C a uma temperatura máxima de 45° C.

A faixa de temperatura especificada para teste esta dentro da faixa de operação segura da memória SRAM (*datasheet*). Esse fato permite que o processo de seleção possa ser aplicado.

De acordo com a norma ECSS-E-10-03A, o número de ciclo para aceitação é de 4 ciclos e é de 8 ciclos para qualificação. O *screening* será realizado com o número de ciclos de qualificação, portanto 8 ciclos, totalizando 27 horas e 10 minutos de teste.

As memórias que sobreviveram ao teste de radiação a uma dose acumulada total de 525,6 Gray (Si) serão submetidas a testes de ciclagem térmica. As memórias 2, 3 e 4 apresentaram falhas durante o teste de radiação, portanto descartadas do teste.

As memórias 1, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, e 20 foram submetidas a teste de ciclagem térmica.

O sistema de aquisição de dados em tempo real foi utilizado com o objetivo de monitorar as memórias SRAMs na câmara de ciclagem térmica, simulando as condições de operação e avaliando a resistência das memórias à gradientes e extremos temperatura.

Foi utilizada nos testes a câmara climática *Burn-in* de Marca: Heracus – VOTSCH, instalada no Laboratório de Integração e Teste - LIT, no Instituto de Pesquisas Espaciais (INPE), São José dos Campos –SP. A câmara tem capacidade de controle da temperatura com taxa de elevação da temperatura de 2°C/min e de decréscimo, de 1°C/min. A faixa de trabalho desta câmara é de -30 °C a 130 °C.

b.1) Resultado do Screening – Ciclagem Térmica

As condições de teste foram as mesmas para todas as memórias SRAM 6264-70, de 8K bytes. As memórias foram monitoradas durante todo o teste pelo sistema de aquisição de dados em tempo real.

As memórias: 1, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 17, 18, 19 e 20 não apresentaram falhas durante o teste de radiação.

As memórias 15, 16, 18 e 20 apresentaram falhas durante o teste.

A principal falha observada nos testes foi a ocorrência de mudança temporária de bits e nenhum componente “queimou” devido à mudança de temperatura e logo após a ocorrência de falhas, as mesmas voltaram a funcionar corretamente.

Alguns endereços foram mais susceptíveis a falhas nos teste, isso provavelmente esteja relacionado com a dose total

acumulada de radiação nos testes anteriores, aliado à ciclagem térmica e com o tipo de processo de fabricação do componente (implementação do *flip-flop*).

As memórias que sobreviveram ao teste foram as memórias: 1, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 17 e 19.

Com a seleção (*screening*) através de ensaios de qualificação, foram reduzidos os riscos de montar um módulo de memória com componentes defeituosos.

A partir do passo 3, começa o desenvolvimento do processo para aumento da confiabilidade no módulo de memórias SRAMs, utilizando a aplicação de análises para prever todos os possíveis modos e falhas que possam vir a acontecer com essas memórias quando as mesmas estiverem em operação, com o objetivo de desenvolver soluções para eliminação ou mitigação das falhas.

3) Passo 3: Utilização de Análise de Modo de Falha

A ocorrência de falhas é inevitável, mas as conseqüências dessas falhas nos sistema podem ser evitadas pelo uso de análises e técnicas de mitigação. Essas análises podem ser utilizadas em todo ciclo de vida do sistema/subsistema, entretanto, propõem-se que sejam aplicadas no momento em que esteja pensando em que funcionalidades implementar, logo depois da fase de especificação dos requisitos (requisitos revisados), para levar em conta todos os possíveis modos de falha que podem levar o subsistema ou um módulo do subsistema a um estado inseguro antes da sua implementação tanto a nível de *software* quanto de *hardware*, para que na fase de implementação medidas de tratamento possam ser aplicadas.

As funções devem ser estabelecidas para cada componente. Deve-se levar em conta os requisitos de dependabilidade [8]. Uma vez que cada falha funcional foi identificada, o próximo passo é identificar todos os eventos prováveis (modos de falha) que causam cada falha funcional, os efeitos e as conseqüências no sistema para que medidas de tratamento possam ser adotadas.

O objetivo desse passo da metodologia é mostrar a importância de previsão de falhas e sua origem através das análises de modos de falha FMECA [3] e SFMECA, antes da implementação do circuito e do seu *software*, para que na fase de implementação já possa aplicar medidas de tratamento para essas falhas, prevenindo ou suavizar suas conseqüências prováveis. Tendo como referência os padrões ECSS, adotado pela Agência Espacial Européia o padrão ECCSS-Q-30, ECCSS-Q-40 e o ECSS-Q-80-03B [9],[10],[1].

4) Passo 4: Escolha das Técnicas de Tolerância a Falhas

A tolerância a falha é implementada essencialmente por meio de redundância, tornando-se muito cara a aplicação dessa técnica de mitigação de falha a todos os módulos do sistema. Por esta razão, analisa-se a criticidade dos módulos, para aplicar estas técnicas nos módulos mais críticos.

A escolha da melhor técnica de tolerância à falha é muito dependente da aplicação. Porém algumas técnicas são específicas para certos tipos de aplicações e o conhecimento dessas técnicas pode auxiliar na escolha.

As técnicas de tolerância a falhas são de duas classes disjuntas: detecção, localização e reconfiguração ou mascaramento.

No mascaramento, as falhas não se manifestam como erros, pois são mascaradas na origem.

Essa técnica é a mais utilizada para sistemas críticos e é a sugerida no presente trabalho.

As técnicas principais são: redundância de *hardware* (replicação de componentes); codificação: ECC (código de correção de erros); redundância de *software* (n-versões); blocos de recuperação [11].

5) Passo 5: Aplicação da Análise de Interação Hardware/Software (HSIA)

Após projetar as tolerâncias para tratar cada modo de falha recomenda-se a aplicação da análise HSIA antes da implementação. A análise verifica se não falta mecanismo de tolerância, verifica se o *software* foi especificado para reagir à falhas de *hardware*.

O *software* embarcado em computadores de bordo de satélite é, na sua maior parte, utilizado para comandar e controlar componentes de *hardware*. Por isso é necessário que, durante o desenvolvimento do *software* embarcado para sistemas críticos, seja dada atenção especial para a parte que trata da interação do *software* com o *hardware*. Para prever possíveis falhas de *hardware* é necessário que se conheça os tipos de falhas mais prováveis nos componentes utilizados.

As falhas decorrentes da interação entre *hardware/software* podem estar ligadas principalmente à operação destes em ambientes complexos, como o ambiente espacial (presença de radiação). Nas memórias, todo processo é controlado por *software*, tendo uma interação direta com *hardware*. A incidência da radiação afeta diretamente o *hardware* e as conseqüências (falhas) aparecem no *software*.

Diante da possibilidade da ocorrência destas falhas no *hardware*, deve ser tomadas também medidas de proteção através do *software* para compensar ou, pelo menos, amenizar essas falhas.

A HSIA é um modo de unir as análises de *hardware* e *software* dentro do sistema global. Para cada modo de falha de *hardware* deve ser observado cuidadosamente quando utilizar redundância ou qualquer outro tipo de tolerância de compensação de falha controlada através de *software* [1].

6) Passo 6: Implementação/Teste

Essa etapa trata de implementações das funcionalidades do *software*, desenvolvimento *hardware* e das tolerâncias à falhas do módulo memória tanto em nível de *software* quanto de *hardware*.

O módulo em desenvolvimento deve ser testado para certificar-se de que ele cumpre todos os requisitos estabelecidos na sua definição.

A atividade de testes deve acontecer em paralelo com a implementação, ou seja, a medida que o módulo (*hardware/software*) é implementado, ele é também testado.

Casos de testes podem ser criados tendo por base o código do programa (caixa branca) ou as relações de entrada e saída (caixa preta) [12].

Deve se lembrar que os testes em laboratório são muito mais efetivos e de menor custo que em campo, especialmente quando o “campo” é o espaço [13], [16].

7) Passo 7: Validação através de Injeção de Falhas

O principal objetivo da injeção de falhas é a validação. A injeção de falhas pode ser vista como um procedimento para o teste da eficácia de técnicas de tolerância à falhas.

Um grande problema na área de tolerância a falhas é saber se a técnica implementada resulta realmente em aumento de confiabilidade. Como na maior parte dos sistemas as taxas de falhas são baixas e as falhas acontecem de forma aleatória e incontrolável, o problema se resume em avaliar se a técnica empregada está realmente tolerando as falhas para as quais foi planejada, sem necessidade de esperar meses ou anos para que as falhas realmente aconteçam.

A injeção de falhas pode ser implementada por simulação ou em sistemas reais, podendo esta última ser classificada em injeção de falhas em hardware e injeção de falhas por software [15],[11].

A injeção de falhas fará a validação se o sistema está detectando e corrigindo falhas.

No trabalho o objetivo é a injeção de falhas através de radiação ionizante que produz *bit-flips* no software da memória, torna-se mais próxima de um modelo de falhas reais.

O passo consiste em verificar:

- Se o *software* está reagindo as falhas oriundas do *hardware*, isto é, se o software está detectando e corrigindo as falhas.

- Utilizar uma alta taxa de dose para fazer com que o componente “queime” por aumento de corrente induzida pela radiação ionizante, fazendo com que o módulo redundante torne-se operacional possibilitando a verificação da entrada do mecanismo de redundância (módulo redundante de memória).

Através de experiências de testes de radiação anteriores, foi possível adotar uma taxa de dose e dose acumulada total que resultasse no colapso da memória SRAM operacional.

III. CONCLUSÃO

O objetivo desse trabalho foi desenvolver uma metodologia que permitisse utilizar componentes sem certificação espacial em aplicações críticas, com um nível de confiabilidade muito bem especificado.

Atualmente, o projetista de sistemas espaciais tem diante de si o desafio de conceber sistemas com níveis de confiabilidade compatíveis com os objetivos das missões e ao mesmo tempo, que sejam financeiramente viáveis.

Na metodologia proposta, o *screening* não foi utilizado somente para selecionar os melhores componentes. Os seus dados resultantes foram usados para promover a melhoria da confiabilidade através das análises de falhas que determina a causa raiz construindo uma base de dados de conhecimento para melhoria do produto. O desenvolvimento da confiabilidade está extremamente ligado ao conhecimento sobre a ocorrência de falhas e as ações para eliminá-las.

O *screening* de radiação exigiu que fossem realizados vários testes até chegar a uma taxa de dose que melhor caracterizasse o componente quanto à seleção.

Foi observado que as memórias SRAMs, mesmo sendo do mesmo fabricante e mesmo lote, apresenta diferentes comportamento quando submetida a diferentes taxa de doses. A memória SRAM apresenta comportamentos diferentes

quando submetida a diferentes taxas de doses. Procurou-se aplicar no *screening* uma taxa de dose bem mais elevada da que encontrada em campo que garantisse a resistência à ocorrência de eventos não previstos, como explosões solares. Finalmente, deve-se registrar que para o tipo de componente em questão (memórias SRAM), o *screening* de radiação mostrou-se imprescindível e mandatório de ser realizado, em função dos resultados obtidos.

Os componentes que sobreviveram (término de *screening*) e passaram pelas etapas de desenvolvimento de aumento da confiabilidade (passos 3, 4 e 5), foram considerados selecionados para serem utilizados no satélite ITASAT.

REFERÊNCIAS

- [1] Draft ECSS-Q-80-03 – Space Product Assurance – Methods and techniques to support the assessment of software dependability and safety.
- [2] MIL-STD-883F. Test Method Standard Microcircuits. 1997
- [3] ECSS-E10-03A. Space Engineering – Testing. 15 February, 2002.
- [4] VELOSO, Luciana. Recomendações para a Implementação de Ensaios de Estresse Térmico Voltados à Confiabilidade de Hardware Eletrônicos. a de Universidade Federal de Santa Catarina- UFSC, 2004.
- [5] BRITO, Alirio Cavalcante. Considerações Sobre Utilização de Microcircuitos Eletrônicos Encapsulados em Plásticos nas Aplicações Espaciais de Alta Confiabilidade. INPE, São José dos Campos, 2003
- [6] SAOTOME, Osamu; ARRUDA, Tamara; VILLANI, Emilia.. Influence of Gamma Radiation on SRAM Memories 2007. Buenos Aires - Argentina
- [7] ADAMS Len ; SIEDLES Andrew. Radiation Effects. Second Edition. Oxford University Press, 2002
- [8] LEVERSON, N. G. Software - System Safety and Computers. University of Washington. Addison-Wesley Publishing Company.
- [9] ECSS-Q-30 – Space Product Assurance – Dependability. March 2002
- [10] ECSS-Q-40 – Space Product Assurance – Safety . 1997.
- [11] PÓRTO, Jansch; Weber, T. S. Recuperação em Sistemas Distribuídos. XVI Jornada de Atualização em Informática, XVII Congresso da Sociedade Brasileira de Computação. 1997
- [12] VON Arndt. Engenharia de Programas. Segunda edição. Rio de Janeiro.
- [13] MATTIELLO F. F. Sistemas Computacionais em Aplicações Espaciais. INPE São José dos Campos, 2003
- [15] Reliable Software Technologies, Fault Injection Software Tool. URL: <http://www.rstcorp.com/FIST-demo/intro.html>
- [16] PRESSMAN ROGER S. Engenharia de Software. Editora: Makron Books, 1995

AGRADECIMENTOS

Este trabalho foi financiado pelo projeto ITASAT.

Os testes de radiação foram realizados no IPEN (Instituto de Pesquisa Energética e Nucleares). Os autores gostariam de agradecer a possibilidade de realização dos testes e o apoio financeiro do projeto ITASAT.