

Aplicação de FRAM (*ferroelectric random access memory*) em intervalômetro para dispositivos de autodefesa

Elói Fonseca

Wagner Chiepa Cunha

Instituto Tecnológico da Aeronáutica. ITA-CTA, Praça Mal. Eduardo Gomes, 50 – 12228-900, São José dos Campos, SP

Resumo — Emprego de memória FRAM (*ferroelectric random access memory*) para registro no monitoramento de acionamento seqüencial de cargas eletricamente ignitadas, com capacidade de determinação da duração dos impulsos, intervalo entre os mesmos e seqüência de disparo efetuado, viabilizando a recuperação de dados com alto nível de segurança na integridade da informação.

Palavras-chave — FRAM, monitoramento, autodefesa.

I. INTRODUÇÃO

O emprego de dispositivos que executem acionamento seqüencial de cargas elétricas, onde a determinação da ordem seqüencial, o intervalo e a duração dos pulsos nos canais de saída apresentem informações relevantes ao processo de acionamento, leva à necessidade de dispositivos para monitoramento e registro dessas características, quer seja no intuito de avaliar os sistemas, obter características de acionamento ou verificar a integridade dos programas compilados pelos operadores.

A utilização de circuitos não voláteis de registro possibilita a recuperação dos dados armazenados viabilizando análise posterior de sistemas.

Esta pesquisa visou o desenvolvimento de uma interface capaz de mensurar a duração de impulsos elétricos de acionamento de cargas, os intervalos individuais entre os impulsos e a seqüência exata da ocorrência dos mesmos, servindo como plataforma de avaliação de desempenho da tecnologia de memórias FRAM em comparação com dispositivos Flash-EPROM.

II. DESCRIÇÃO:

O sistema desenvolvido deve ter a capacidade de detectar os impulsos de acionamento de forma segura, sem risco de provocar danos ao dispositivo monitorado. Da mesma forma deve ser capaz de emular a presença das cargas eletricamente ignitáveis (*squibs*), necessárias para o adequado funcionamento dos dispositivos em teste.

Para atingir tais objetivos, optou-se pelo emprego de um conjunto de cargas resistivas de entrada individuais para cada canal amostrado de acionamento, sendo o sinal de acionamento acoplado através de uma rede de divisor resistivo e grameamento de tensão para um outro bloco de registradores que mantém a entrada armazenada no processo de amostragem, apresentado na figura 1.

Elói Fonseca, eloi@ita.br, Tel. +55-12-3947-6897, Cel. +55-12-8139-3422, Laboratório de Guerra Eletrônica – Divisão de Eletrônica - Instituto Tecnológico da Aeronáutica, Wagner Chiepa Cunha D.C., chiepa@ita.br, Tel. +55-12-3947-5994, Divisão de Eletrônica - Instituto Tecnológico da Aeronáutica .

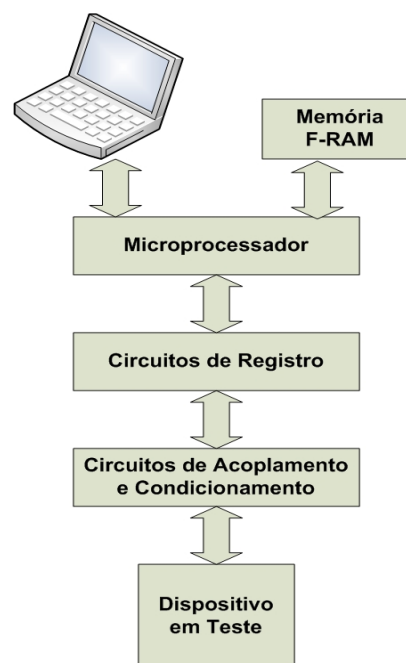


Figura 1 – Diagrama em blocos do sistema

A partir da utilização de microcontroladores no controle dos processos viabilizou-se a implementação dos algoritmos necessários ao gerenciamento das tarefas, incluindo os protocolos de comunicação com sistemas externos, além de prover a flexibilidade adequada e adaptabilidade do sistema a modificações operacionais.

A determinação da largura do impulso individualmente considerado e o intervalo entre impulsos consecutivos exige a implementação de uma base de tempo para amostragem das entradas. A opção adotada no projeto foi a implementação de um relógio interno através de sub-rotinas no microcontrolador do sistema, com resolução de 1 ms e capacidade máxima de 23h59m59s999ms, assim a resolução de medida do sistema fica limitada a $\pm 0,5$ ms.

Para a determinação do momento de início do impulso de acionamento e sua duração, o algoritmo adotado foi a amostragem das entradas com intervalo fixo de 1ms, leitura de cada registrador e comparação com o estado anterior da última amostra adquirida pelo sistema, sendo somente acionada a correspondente rotina de registro caso seja observada alguma alteração de estado nos canais amostrados.

A viabilização do registro das informações amostradas e selecionadas pelo algoritmo empregado pelo microcontrolador é implementada através de dispositivo de armazenamento não volátil. Neste projeto o emprego de um dispositivo de tecnologia para registro em estado sólido com elevada confiabilidade, uma unidade de memória FRAM (*ferroelectric random access memory*), apresentou a possibilidade de avaliar as características de integração desta tecnologia no emprego em sistemas embarcados.

O chip F-RAM contém uma delgada camada de Titanato Zirconato de Chumbo [Pb(Zr,Ti)O₃], comumente referenciado como PZT (Figura 2). Os átomos de Zr/Ti no PZT mudam de polaridade sob influência de um campo elétrico, funcionando como uma chave binária, diferentemente de dispositivos RAM (*random access memory*), as FRAM mantém seus dados inalterados mesmo quando se interrompe a alimentação do dispositivo, uma vez que o cristal, mantém sua polaridade.

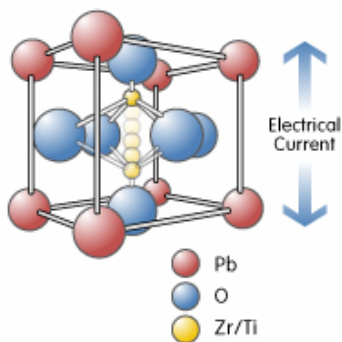


Figura 2 Cristal ferrielétrico Titanato Zirconato de Chumbo [Pb(Zr,Ti)O₃]

A vantagem estratégica do emprego de FRAM em sistemas embarcados com registro de dados é o baixo consumo cerca de 3000 vezes menor que uma memória EEPROM no processo de gravação, latência estendida dos dados (tipicamente 40 anos), capacidade de alteração de dados na ordem de 10¹² ciclos, aliada à velocidade de acesso pelo menos 500 vezes mais rápida que num dispositivo baseado em tecnologia EEPROM, um gráfico comparativo entre a velocidade de transferência de dados nas tecnologias citadas é apresentado na figura 3.



Figura 3 Quadro comparativo entre tecnologia EEPROM e FRAM

Através de solicitação de amostra ao fabricante RAMTRON, foi selecionado e recebido o modelo FM1808 com as seguintes características:

- Capacidade de armazenamento: 256Kbits, estruturado em 32.768 x 8 bits
- Alta confiabilidade: 1 Trilhão (10¹²) de operações de leitura/escrita de dados.
- Retenção de dados: 45 anos
- Ausência de *Delay*TM na operação de escrita.
- Confiabilidade superior aos módulos BBSRAM
- Armazenamento sem necessidade de emprego de baterias.
- Resistente a umidade, choque e vibração.
- Resistente a picos de tensão negativa.
- *Layout* de pinos compatível com JEDEC 32Kx8 SRAM & EEPROM.
- Tempo de acesso: 70 ns.
- Tempo ciclo: 130 ns.
- Corrente ativa: 25 mA.
- Corrente *Standby*: 20 µA.
- Temperatura Industrial: -40° C to +85° C
- Encapsulamento: 28-pinos DIP
- Encapsulamento segue recomendações "Green" /RoHS.

A partir da escolha do dispositivo de registro dos dados foi desenvolvido o algoritmo de estruturação das informações amostradas, seguindo a seqüência de armazenamento valor do relógio interno na amostra registrada e código dos eventos atualizados nos canais lidos pelos registradores de entrada, conforme figura 4.



Figura 4 Formato registro armazenado

Desta forma o dispositivo de armazenamento utiliza 12 bytes para cada registro completo, de evento/hora, sendo assim possível estimar a capacidade máxima de armazenamento num circuito integrado de memória modelo FM1808 de 2500 registros, em função do emprego de dados auxiliares de controle e sincronização nos frames de dados armazenados.

O dispositivo desenvolvido para os testes e avaliações dos conceitos envolvidos é apresentado na figura 5, tendo sido incorporado ao sistema uma bateria de lítio com capacidade de 4,5 A.h, o que lhe confere autonomia máxima em campo de 15 horas, suficiente para testes em aeronaves num dia de atividades em hangar ou pista, sem a necessidade de recarga do sistema.

Como fonte de energia foi empregada uma fonte chaveada com capacidade de fornecimento de 12V DC, 1A e um regulador de tensão LM7805, com circuito de alimentação alternativa pela bateria sem necessidade de interferência do usuário do equipamento.

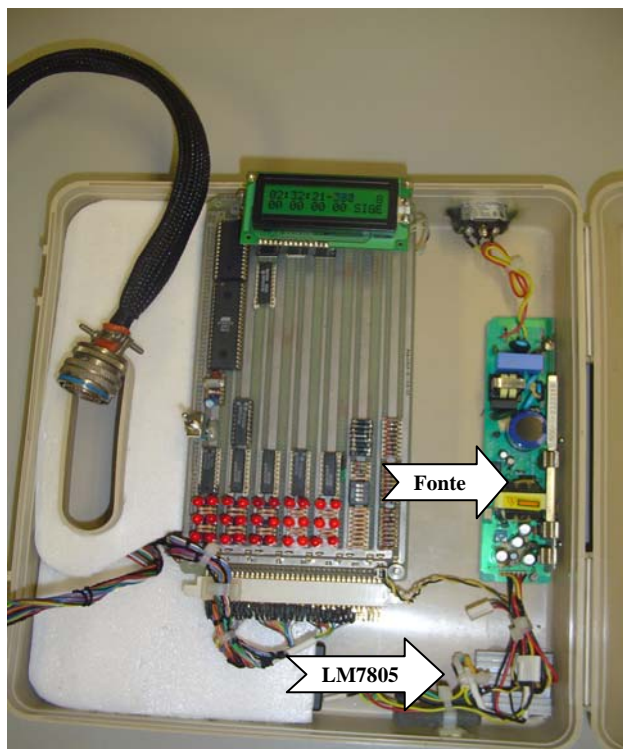


Figura 5 – Protótipo desenvolvido para testes

III. ENSAIOS REALIZADOS

Foram realizados testes funcionais dos módulos individualmente, de forma a verificar se os requisitos propostos de capacidade de monitoramento de eventos de acionamento de cargas e capacidade de registro.

A simulação de sinais de acionamento seguiu os princípios de intervalo de duração compatível com as condições mínima e máxima esperados nos requisitos operacionais estipulados em projeto, compatíveis com o acionamento de cargas de sistemas de autodefesa equipados com *squibs* elétricos modelos BBU-35 e BBU-36, acionadores comuns em diversos modelos de *flares* e *chaffs* largamente empregados, como RR-170, RR-180, RR-188, MJU-7, MU-206 e MJU-10 entre outros.

A manutenção da integridade dos dados registrados na FRAM foi verificada através da implementação de um protocolo de transferência dos dados arquivados, em formato texto com caracteres de tabulação inseridos automaticamente, para um computador comum através de emulação de terminal remoto (TTY), disponível em ambiente operacional Windows no aplicativo Hyperterminal.

Foram realizadas leituras consecutivas e leituras com intervalos variáveis em dias e semanas num limite máximo avaliado de 02 (dois) meses decorridos do registro dos dados.

IV RESULTADOS

A tecnologia FRAM apresentou, nos ensaios realizados, retenção de dados e imunidade a ruído magnético externo compatível com os dados fornecidos pelo fabricante, sendo a implementação de suas conexões e integração ao microcontrolador facilitada pela compatibilidade de sinais com modelos similares de memórias SRAM e EEPROM, estabelecida pelo projeto

do modelo de amostra fornecido pelo fabricante RAMTRON, empregado nos testes.

Foram realizados testes com o sistema a partir de intervalos da ordem de 10ms e acima, com margem de erro estimada em $\pm 0,5$ ms, sendo o registro das alterações de estado na presença de pulso de acionamento ou seu término realizado em todos os testes sem ocorrência de falha de detecção de sinais.

V. CONCLUSÃO.

A utilização de tecnologia aplicada à avaliação e teste de sistemas de acionamento de cargas eletricamente ignitadas constitui fator preponderante aos interesses da defesa nacional. O desenvolvimento de ferramentas de avaliação de dispositivos nesta área é extremamente relevante, tanto para avaliação de sistemas implementados, como para permitir a avaliação dos sistemas já adquiridos ou em processo de aquisição.

A utilização de tecnologia de memórias FRAM no registro de informações adquiridas em procedimentos de avaliação ou testes de sistemas mostrou-se viável e adequada aos requisitos propostos para emprego em hangares ou pistas de pouso e decolagem.

A partir dos resultados obtidos estão sendo realizadas outras pesquisas com o objetivo de avaliar o emprego de memórias FRAM em sistemas embarcados, tanto para registro de informações como para memorização de estado anterior em processos críticos, aplicação largamente empregada na indústria automotiva em sistemas de frenagem e controle, além de armazenamento de variáveis que agilizem a reinicialização segura de sistemas críticos.

O sistema desenvolvido permitirá aos órgãos operacionais realizar avaliação estatística de alterações de comportamento de sistemas de autodefesa e sistemas de acionamento de foguetes ou outras cargas eletricamente ignitadas.

REFERÊNCIAS

- [1] Filippo Neri, "On Introduction to Electronic Defense Systems", 2nd ed Artech House, Outubro 2001.
- [2] Jacob Millman, Ph.D., "Eletrônica Dispositivos e Circuitos", volume 1 McGraw-Hill, 1981
- [3] <http://www.ramtron.com>, acesso em 10/06/2008
- [4] <http://www.atmel.com>, acesso em 20/08/2008.
- [5] <http://www.ti.com.br>, acesso em 20/08/2008.