

# Condicionamento e leitura de sinais de uma matriz 128 X 128 de fotodetectores a poços quânticos na faixa do infravermelho longo (8-12 $\mu$ m)

Lester de Abreu Faria<sup>1</sup>, Fábio Durante Pereira Alves<sup>1</sup> e Newton Gomes<sup>2</sup>

<sup>1</sup>Instituto Tecnológico de Aeronáutica - Praça Eduardo Gomes, 50 - Vila das Acácias - CEP 12.228-900 - São José dos Campos - SP

<sup>2</sup>Centro de Computação da Aeronáutica de São José dos Campos - Praça Eduardo Gomes, 50 - Vila das Acácias - CEP 12.228-900 - São José dos Campos - SP

**Resumo** — O presente trabalho estabelece, descreve e mensura os fatores críticos para o projeto de um *Readout Integrated Circuit* (ROIC) como módulo integrante essencial para a composição e desenvolvimento de uma câmera de imageamento termal na faixa do Infravermelho longo (LWIR). A detenção de conhecimentos de manufatura e projeto na tecnologia abordada para esse tipo de dispositivos reveste-se de caráter estratégico, na medida em que possibilita aplicação direta em artefatos bélicos (como mísseis, identificadores de ameaças, alerta antimíssil, entre outros) os quais, em períodos de beligerância, têm fatores decisivos no resultado das guerras, bem como aquisição no mercado bélico exterior extremamente regulada.

**Palavras-chaves** — QWIP, ROIC, Imageamento termal, condicionamento de sinais.

## I. INTRODUÇÃO

Algumas aplicações, tais como, sensoriamento remoto, levantamento de assinaturas termais e diagnóstico de doenças de pele demandam a capacidade de imageamento por intermédio de matrizes de fotodetectores sensíveis à radiação infravermelha (*Infrared Focal Plane Arrays* – IFPA). Além disso, grande sensibilidade, grande seletividade, alta resolução e detecção multibanda são características necessárias em sistemas de emprego militar. Essas características podem ser encontradas em detectores a poços quânticos (*Quantum Well Infrared Photodetectors* – QWIP). Os detectores podem ser fabricados através do crescimento epitaxial de superredes de materiais semicondutores da família III-V, por exemplo, que permitem a formação de poços quânticos, sensíveis à faixa de comprimentos de onda de interesse. Em dispositivos práticos, a fotocorrente gerada pelos fotodetectores deve ser lida, condicionada e disponibilizada a um circuito responsável por construir a imagem correspondente à radiação infravermelha detectada por todos os elementos da matriz. Para isso são normalmente utilizados circuitos integrados a base de silício (ROIC) que são conectados utilizando técnica de *flip-chip*, via microsoldagem com pontos de índio (*Indium bumps*) aos elementos sensores. O resultado final é um circuito integrado híbrido conhecido como QWIP-FPA.

No presente trabalho apresentam-se os resultados de pesquisas iniciais para o projeto de um ROIC em tecnologia CMOS 0,35 $\mu$ m para uma matriz de QWIP de 128 X 128 elementos sensíveis à faixa de comprimentos de onda de 8 a 12  $\mu$ m. São discutidas características dos fotodetectores,

parâmetros e arquitetura do circuito de leitura, circuitos analógicos e digitais integrados, estratégia de projeto, bem como resultados numéricos preliminares.

## II. ARQUITETURA DO CHIP

Um QWIP-FPA híbrido pode ser dividido em duas partes básicas: a matriz de fotodetectores e o circuito de leitura. A matriz de fotodetectores é responsável por capturar a radiação infravermelha incidente. QWIPs são normalmente fotocondutivos, o que exige que seja aplicada uma tensão de polarização para que seja possível a leitura da fotocorrente que é proporcional à intensidade radiante que chega ao elemento sensível.

O ROIC é responsável pela aplicação da tensão de polarização, seleção do elemento sensível da matriz, leitura e amplificação da fotocorrente, bem como a disponibilização da mesma para os circuitos externos de reconstrução da imagem. Os circuitos integrados de leitura são sistemas VLSI híbridos, pois se utilizam de blocos analógicos para condicionamento do sinal e blocos digitais para seleção dos elementos da matriz. Ambos, matriz de detectores e circuitos de leitura, são discutidos nessa seção.

### A. Matriz de fotodetectores (QWIP)

Desde 1994, QWIP-FPA vêm sendo fabricados com diferentes características e faixas de detecção [1]. A engenharia de bandgap tem permitido a fabricação de fotodetectores a poços quânticos sensíveis virtualmente a qualquer faixa do infravermelho [2]. As características principais (figuras de mérito) de dispositivos como esses são corrente de escuro ( $I_d$ ) e responsividade ( $R_q$ ).

Quando um fotodetector é submetido a uma tensão de polarização para geração da fotocorrente e não há luz incidindo sobre o mesmo, a corrente resultante é conhecida como corrente de escuro. Três mecanismos de geração da corrente de escuro podem ser identificados nos dispositivos de poços quânticos: tunelamento ressonante sequencial, tunelamento devido à temperatura e efeito termiônico. A corrente de escuro pode ser modelada da seguinte forma:

$$I_D(F) = qn^*(F)v(F)A \quad (1)$$

onde,  $q$  representa a carga do elétron,  $v$  representa a velocidade média de deriva dos elétrons na estrutura,  $A$  a área sensível e  $F$  é o campo elétrico. A densidade volumétrica de elétrons,  $n^*$  é proporcional a:

$$n^*(F) \propto \int_E^{E_F} f^{FD}(E)T(E,F)dE \quad (2)$$

onde  $f^{FD}$  representa a distribuição de Fermi-Dirac e  $T$  o coeficiente de tunelamento, ambos dependentes diretamente da temperatura, sendo esta função do campo elétrico ( $F$ ) e dos estados de energia permitidos dentro dos poços. A corrente de escuro é extremamente indesejável e representa um valor DC que deve ser removido pelo circuito de condicionamento. Assim sendo, configurações de QWIP que reduzam a probabilidade de tunelamento e baixas temperaturas de operação são fatores críticos para o projeto dos detectores.

A responsividade quantifica a razão de fotocorrente gerada pela potência de radiação de fótons incidente no detector. Em QWIP a responsividade é dada por

$$R(F) = \frac{I_p(F)}{\Phi_0} \quad (3)$$

onde,  $\Phi_0$  representa a potência da radiação incidente no fotodetector e  $I_p$  representa a fotocorrente que se deseja medir. Extrair a fotocorrente da corrente total recebida ( $I_p+I_d$ ) é tarefa do circuito de condicionamento que deve ser tão mais sensível quanto menor o nível de potência incidente no detector. Esse fator é, via de regra, definido pela aplicação desejada.

**B. READOUT INTEGRATED CIRCUIT (ROIC)**

A maioria absoluta dos QWIP-FPA reportados na literatura utiliza, para a leitura da fotocorrente, circuitos integrados a base de silício, hibridizados aos elementos sensíveis, normalmente compostos por outros materiais semicondutores. Esse procedimento torna possível a leitura de uma corrente muito baixa, da ordem de picoampere, de milhares, centenas de milhares ou até mesmo milhões de elementos sensíveis que compõe a matriz de fotodetectores ao mesmo tempo.

A tecnologia CMOS e o projeto de sistemas VLSI vêm se desenvolvendo com bastante rapidez nos últimos 15 anos [3], atingindo graus de maturidade e confiabilidade suficientes para suportar circuitos integrados cada vez mais densos e mais complexos. Tal evolução também é responsável pela redução dos custos e melhora do desempenho de dispositivos.

Para o projeto de um ROIC dedicado ao condicionamento de sinais de um QWIP, é necessária a integração de um circuito misto de processamento de sinais. A parte analógica é responsável direta pela integração e amplificação do sinal. A parte digital gera o controle total dos pulsos necessários para o desempenho da parte analógica, bem como para o estabelecimento do tempo de integração do sinal.

A Fig. 1 apresenta um diagrama esquemático da arquitetura do dispositivo proposto.

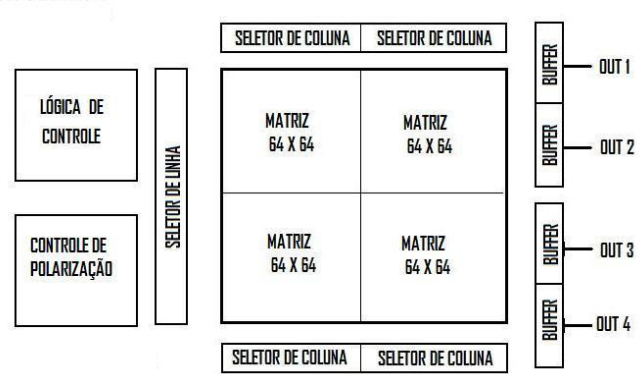


Fig. 1. Arquitetura proposta para o ROIC.

Percebe-se na Fig. 1, a separação física entre os blocos analógicos e os digitais. Estes englobarão a lógica de controle, além dos seletores de linhas e colunas, enquanto aqueles constituirão a maior e mais importante parte do dispositivo e, conseqüentemente, a que reterá a maior atenção no estabelecimento dos pré-requisitos.

Tais blocos serão descritos individualmente nas seções seguintes.

**1) Blocos digitais**

Os blocos digitais deverão estabelecer a cadência de operação do circuito, através da geração e distribuição dos pulsos de controle de operação do mesmo.

O bloco denominado lógica de controle deverá constituir-se de uma máquina de estados digital, com 64 estados, os quais, dentro de cada matriz, sequenciarão a leitura e condicionamento dos sinais adquiridos pelo QWIP. Por outro lado, o seletor de linhas será responsável por, tendo recebido os sinais do bloco “lógica de controle”, realizar a seleção, em um processo *top-down* e *bottom-up*, das linhas da matriz, duas a duas, para fins de leitura. Esse procedimento visa a otimizar o desempenho e atingir máxima eficiência na leitura de tais sinais, na medida em que permite a leitura de toda a matriz em metade do tempo, duplicando-se o tempo de integração destinado a cada pixel para uma mesma taxa de quadros (*frame rate*).

Por fim, os quatro seletores de coluna, responsáveis por estabelecer o pixel a ser lido, de maneira cruzada com o seletor de linhas, deverão operar simultaneamente e na direção exterior/interior do dispositivo. Desta forma, todas as leituras seguirão uma mesma ordem pré-definida, de forma a facilitar o pós-processamento e apresentação serial de tais dados na saída do ROIC.

**2) Blocos analógicos**

A parte mais importante dos blocos analógicos, e a que tem a maior relevância para o resultado final, é a matriz de células de integração.

Tal matriz é composta do mesmo número de células da matriz de fotodetectores, sendo responsável por receber os sinais vindos daquela e, de maneira fidedigna, condicionar este sinal, tornando-o disponível e em condições de ser processado por um circuito externo ao ROIC.

A célula de integração deverá conter, obrigatoriamente, determinados blocos formadores, os quais serão capazes de filtrar/reduzir o ruído, além de amplificar o sinal, entregando-o para o exterior de forma sequenciada (serial) e dentro de

parâmetros estipulados de leitura. O modelamento dessa célula pode ser verificado na Fig. 2.

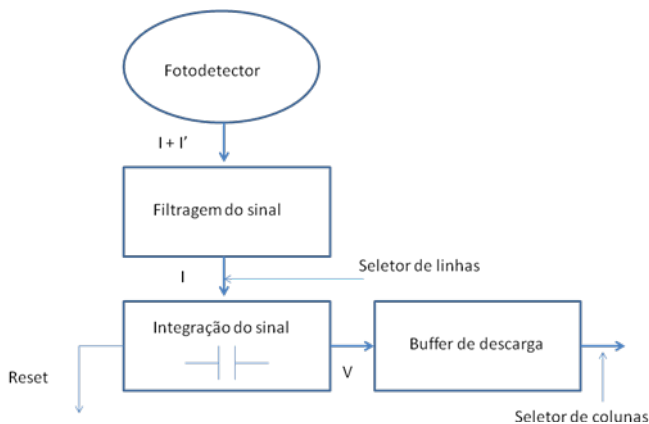


Fig. 2. Diagrama de blocos para a célula de integração.

Na Fig. 2, verifica-se que o sinal proveniente dos fotodetectores, composto de corrente útil ( $I$ ) e corrente de escuro ( $I'$ ), passa por um módulo responsável pela filtragem do mesmo, a partir do qual seguirá somente o sinal útil, aumentando, assim, a faixa de detecção. Tal sinal é então integrado e apresentado, sob a forma de tensão, para o exterior da célula através de um *buffer*.

Por fim, após se ter o sinal amplificado e amostrado, o mesmo deverá ser disponibilizado para o exterior do ROIC, o que será feito através de 4 *buffers*/4saídas sequenciais (seriais) para cada um dos quatro quadrantes da matriz de integração.

### III. PROJETO DO DISPOSITIVO

Para cada um dos blocos anteriormente mencionados, existem parâmetros críticos de projeto que devem ser especificados, de acordo com o desempenho esperado.

O primeiro e mais importante requisito é o diagrama de tempos, o qual vai influenciar diretamente a cadência de funcionamento do circuito como um todo e terá de ser controlado e gerado pela parte digital do circuito. Para dimensionar este diagrama, devem ser levados em consideração outros parâmetros como dimensões do capacitor (utilizado para a integração do sinal proveniente do fotodetector), tempo de integração, taxas de leitura do pixel (*pixel rate*), da linha e da matriz como um todo (*frame rate*), bem como o modelo de leitura deste sinal.

Na medida em que se deseja um modelo de leitura ITR (*Integrate Then Read*), por este se revestir de uma arquitetura mais simples, é necessário que se tenha um período dedicado exclusivamente para a integração do sinal. Este período deve ser inteiramente isolado do período seguinte onde este sinal será lido e amostrado para o *buffer* de saída.

O modelo ITR reduz a frequência de leitura de sinais, diminuindo, conseqüentemente, a taxa de quadros, entretanto possibilitando uma implementação mais simples. Tal diminuição não deverá influenciar significativamente o circuito proposto, uma vez que, em uma primeira aproximação, se deseja uma taxa de leitura baixa, com vistas à maior simplicidade e baixa dissipação de potência [4]. Desta forma, o fator tempo, neste primeiro momento, não se apresenta como fator restritivo.

Assim, o parâmetro mais crítico a ser considerado para o projeto, e o ponto de partida para o mesmo, é o tempo de integração do sinal, o qual tem relação direta com a corrente que será recebida do QWIP.

Conforme comentado, a corrente gerada por um fotodetector vai ser dependente diretamente de suas responsividade e corrente de escuro. Em especial, através da responsividade é possível se obter a corrente útil, a ser tratada.

Adotando-se uma corrente fornecida útil na faixa de 24,6 pA a 2,46nA (o que representa uma faixa dinâmica de 40dB), é possível calcular o tempo de integração e conseqüentemente projetar o bloco integrador.

Para uma taxa de quadros (*frame rate*) de 60Hz, o tempo destinado a cada imagem é de 16,7 ms e para cada linha de 0,13ms. De forma a aumentar este tempo e possibilitar um maior período de integração, optou-se por realizar uma divisão na matriz de pixel em dois semiplanos, cada um com duas saídas dedicadas (quatro quadrantes) e, portanto, multiplicando por dois a capacidade/tempo de integração [5].

Tal fato é de fundamental importância, na medida em que, aumentando-se o tempo de integração consegue-se minimizar a influência do ruído e ter uma resposta mais estável e fidedigna [6]. Assim sendo, utiliza-se um tempo por linha de 0,26ms (3,84 kHz), devendo este ser dividido para a leitura e para a integração (ITR).

Utilizando-se um CLOCK de 2 $\mu$ s (500 kHz) para realizar a amostragem e exportação de dados, têm-se disponíveis 132 $\mu$ s para integração dos quais apenas 130 $\mu$ s são utilizados [6].

Através de (4), é possível estimar que o capacitor deverá ser de 0,32pF para uma variação da tensão de saída de 10mV a 1V.

$$I = C \frac{dV}{dt} \quad (4)$$

A margem operacional proposta para o sinal tem por base valores adaptados a dispositivos experimentais e, por serem protótipos devem possuir valores flexíveis e não corrompíveis por eventuais níveis de ruído impostos pela tecnologia e ligações. Desta forma, estabelecem-se os parâmetros fundamentais para o funcionamento e o projeto do circuito proposto. Definindo-se o diagrama de tempos e a capacidade de integração, é possível implementar a célula de integração.

Outro fator fundamental para o projeto deste tipo de dispositivo é o eventual incremento de funcionalidade e minimização de potência consumida com a utilização de sistemas de alimentação isolados para os blocos analógico e digital. Neste caso específico, pode-se utilizar uma tensão de pico para o bloco digital que seja mais baixa que a utilizada pelo analógico. Utilizou-se uma tensão de pico de 2V para o bloco digital, enquanto que, para o bloco analógico foi mantida a alimentação da tecnologia utilizada, qual seja o de 3,3V (para a tecnologia CMOS de 0,35 $\mu$ m).

#### A. Diagrama de tempos

O modelo de sinais necessário para o funcionamento do dispositivo é apresentado na Fig. 3.

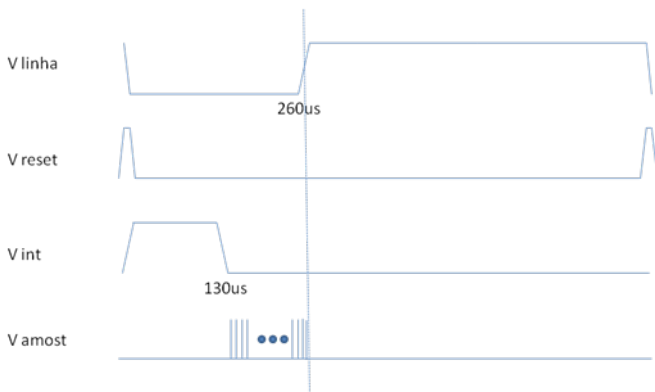


Fig. 3. Diagrama de tempos para o ROIC, onde, na sequência, são apresentados os sinais de controle de linha, de reset, de integração e de amostragem de uma das células construídas.

Na Fig. 3, verifica-se a existência dos quatro sinais digitais de controle do dispositivo. O  $V_{linha}$  é responsável pela seleção de todas as células de integração de uma mesma linha e será acionado com o sinal baixo, equivalente a  $260\mu s$  do período total. Verifica-se, ainda, a necessidade de um  $V_{reset}$ , o qual será responsável pelo reset da célula de integração, capacitando-a para um novo período de integração. O sinal  $V_{int}$  corresponde ao período de integração do sinal proveniente dos fotodetectores e, no caso deste projeto, foi definido como  $130\mu s$ . Por fim, o  $V_{amost}$  representa a taxa de amostragem e leitura dos sinais integrados, ocorrendo estes após o período de integração, porém ainda dentro do período de habilitação da linha de pixels.

#### IV. RESULTADOS PRELIMINARES DE SIMULAÇÃO

O circuito constante da Fig. 4 foi implementado no Software PSPICE, utilizando-se modelos da tecnologia AMS  $0,35\mu m$ . Tal circuito, o qual constava dos blocos analógicos e digitais, refere-se a todo o processo proposto, entretanto engloba somente uma célula de integração (para fins de simplificação).

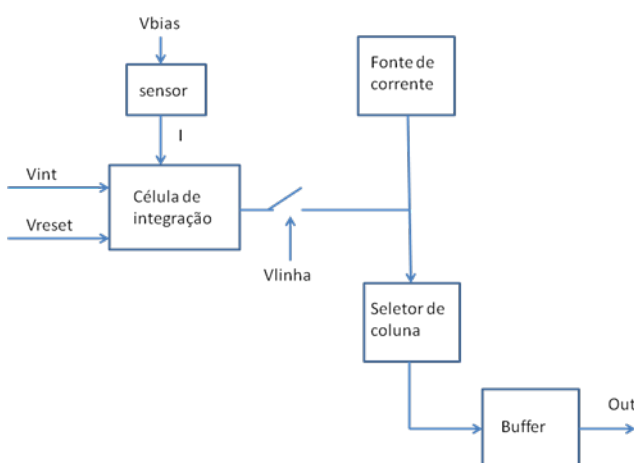


Fig. 4. Modelo de simulação para uma célula de integração

A Fig. 4 representa todo o processo de sinais envolvido desde a detecção pelo fotodetector até a sua disponibilização para o ambiente externo. Nele pode-se perceber que, depois de recebido o sinal, este gerará uma corrente no fotodetector, a qual será integrada e condicionada pela célula de

integração. Tal sinal, agora sob a forma de tensão, será amostrada sequencialmente através de linhas e colunas por seletores, sendo apresentada então em forma serial para o ambiente externo através de um *buffer* único para cada canal.

O resultado obtido para tal simulação é o apresentado nas Fig. 5 e 6.

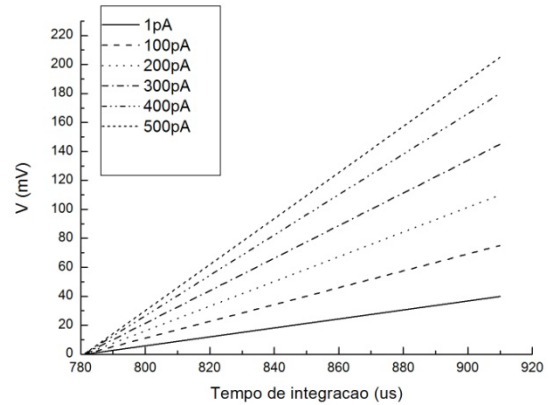


Fig. 5. Sinal integrado para diferentes amostras de correntes de entrada.

Na Fig. 5, pode-se verificar o comportamento para 6 diferentes correntes simuladas para o QWIP, quais sejam a de  $1pA$ ,  $100pA$ ,  $200pA$ ,  $300pA$ ,  $400pA$  e  $500pA$ . Consta-se a linearidade obtida neste tipo de modelo, na medida em que os níveis de tensão trabalhados encontram-se distantes da tensão de alimentação e polarização do circuito, o que faz com que a célula de integração trabalhe distante da saturação. Assim, para esta faixa de tensões e correntes, o modelo de condicionamento adotado e implementado consegue retratar de maneira fidedigna o nível de sinal emitido pelos fotodetectores, sem distorções.

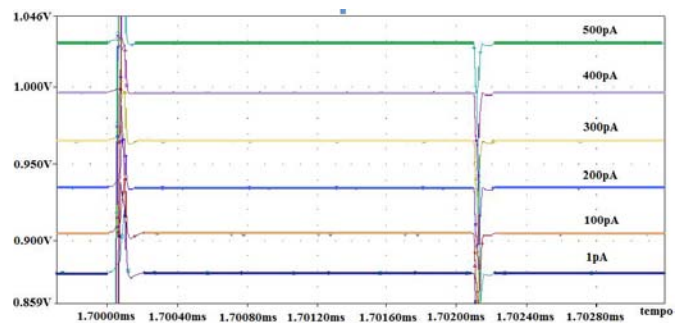


Fig. 6. Gráfico de  $V_{out}$  para diferentes amostras de sinais.

A Fig. 6 apresentada acima retrata o resultado da integração e o nível de sinal apresentado na saída do *buffer* para o exterior do ROIC. Nela pode-se perceber que, para proporcionais níveis de corrente geradas pelo fotodetector (relativas a diferentes intensidades de detecção de radiação infravermelha) o dispositivo planejado e implementado provê sinais de saída proporcionais e de fácil leitura pelo próximo estágio de processamento. Foi adicionado um nível DC de  $0,475V$  às medidas a fim de facilitar leituras de tensões próximas de  $0V$  e, ainda assim, manter a integridade do sinal em toda a sua faixa de leitura proposta ( $10mV$  a  $1V$ ). Pode-se verificar, ainda, a existência de forte ruído (variação do sinal)

nas extremidades do período de amostragem. Tal variação é decorrente da abertura e fechamento das chaves, não influenciando a passagem e amostragem do sinal para o estágio seguinte.

Pode-se, por fim, citar que todas as simulações foram realizadas considerando a temperatura de  $-30^{\circ}\text{C}$ . Essa limitação é imposta pelos modelos disponíveis para a tecnologia CMOS utilizada. Cabe ressaltar que esta temperatura ainda está muito acima da faixa ideal de funcionamento do dispositivo QWIP real ( $-196^{\circ}\text{C}$  ou  $77\text{K}$ ). Entretanto, apesar de estar fora dos parâmetros ideais, serve de base para o diagnóstico de eventuais problemas de funcionamento dos circuitos propostos.

## V. CONCLUSÕES

Foi apresentado o projeto de um ROIC a ser aplicado na leitura e condicionamento de sinais de uma matriz de fotodetectores QWIP na faixa do infravermelho longo (LWIR). Para tanto, foram estudados os parâmetros críticos do mesmo, bem como características para a matriz teórica utilizada nas simulações. Com isso, os cálculos foram apresentados e implementados através de uma simulação no *software* PSPICE. Os resultados obtidos a partir dessa simulação apresentaram dimensões proporcionais às entradas simuladas no dispositivo, demonstrando ser o circuito

projetado adequado à realização de medidas desta natureza e nestas ordens de grandeza.

Espera-se, a partir da presente, aplicar o projeto elétrico proposto neste artigo (até então simulado no *Software* PSPICE) a um Software específico de projeto de circuitos integrados (*Mentor Graphics*), a fim de servir de base para a implementação real do dispositivo e posterior integração com o QWIP.

## REFERÊNCIAS

- [1] F. D. P. Alves, "Three-Band Quantum Well Infrared Photodetector using interband and intersubband transitions", São José dos Campos, 2008, 169f
- [2] LEVINE, B. F. et al. New  $10\ \mu\text{m}$  infrared detector using intersubband absorption in resonant tunneling GaAlAs superlattices. *Applied Physics Letters*, v.50, n.16, p.1092-1094, 1987.
- [3] B. Charlot, B. Courtois, et al, "Access to Microsystem Technology: the CMP Services Solution", IEEE 2002, 0-7803-7235-2, pp. 47-53
- [4] F. Fang, L. Huang, et al, "A low-power low-cost digital, readout circuit for dual band infrared sensor array", IEEE 2007, 1-4244-1132-7, pp. 498-501
- [5] C. Liu, W. Lu, et al, "A low power ROIC Design for 1024X1024 IRFPA" IEEE 2008, 978-1-4244-2186-2
- [6] J.C. H. Hwang, Y. S. Lee, et al, "High performance pixelwise readout integrated circuit for microbolometers", IEEE 2006, 1-4244-0395-2, pp. 1140-1143