

Divisor-por-Dois de Frequência Paramétrico Balanceado Baseado em PHEMT para Aplicação em Receptores de Guerra Eletrônica

Claumir S. Silva* e Marbey M. Mosso**

* Grupo de Guerra Eletrônica/ Instituto de Pesquisas da Marinha / Rua Ipiru, 2 – Jardim Guanabara – Ilha do Governador – Rio de Janeiro – 21931-090

** CETUC/PUC-Rio / Rua Marquês de São Vicente, 225 / 7K – Gávea – Rio de Janeiro – 22453-900

Resumo — Um divisor de frequência paramétrico balanceado ativo utilizando uma junção em T *microstrip*, duas linhas de transmissão *microstrip* em série e dois *Pseudomorphic High Electron Mobility Transistors* (PHEMTs) para emprego em receptores digitais de Guerra Eletrônica é apresentado. Este aplica os princípios de geração subharmônica por meio da reatância não-linear de uma capacitância porta-fonte de um PHEMT. Dois protótipos são projetados e fabricados. Um ganho de conversão máximo de 10 dB em 2050 MHz e uma banda relativa máxima de 25,93 % foram obtidos para um nível de sinal de 8 dBm aplicado ao protótipo#1.

Palavras-chaves — Guerra Eletrônica, conversão de frequência, divisor de frequência paramétrico a PHEMT.

I. INTRODUÇÃO

O meio-ambiente de sinal eletromagnético tem-se tornado mais complexo à medida que novas tecnologias são desenvolvidas nas áreas de comunicações e radar. Existe um número maior de sistemas em operação, empregando a transmissão de sinais mais sofisticados e complexos. Como resultado, as Medidas de Guerra Eletrônica devem ser constantemente atualizadas, com relação às tecnologias empregadas, de forma a manterem-se capazes de lidar com este problema.

Os receptores utilizados nos sistemas de Medidas de Guerra Eletrônica necessitam operar com largura de banda de frequência instantânea muito elevada, de até 18 GHz, no caso das Medidas de Apoio a Guerra Eletrônica (MAGE). Outros requisitos importantes são: a coerência de frequência, a coerência de fase, o baixo consumo, a robustez às variações térmicas. Estes requisitos podem ser obtidos com o emprego de receptores digitais [1].

II. RECEPTOR DIGITAL

Os receptores digitais se caracterizam por realizar um processamento digital do sinal, ou seja, nestes o sinal é digitalizado e, então, processado, enquanto nos receptores analógicos, o sinal é detectado e a seguir processado analogicamente ou digitalmente.

Como os sinais (de banda larga) precisam ser digitalizados antes de serem processados e os conversores digitais disponíveis, atualmente, são capazes de lidar com uma banda de frequência instantânea máxima de 1 GHz, é necessária uma forma de se adaptar uma banda larga de 16 GHz para

uma banda mais estreita de 1 GHz, por exemplo. Uma maneira imediata é o emprego de vários receptores digitais (neste caso 16) em paralelo. Porém, este método de força bruta apresenta um custo elevado, um maior consumo de energia e volume e peso maiores. Uma alternativa é o emprego de uma cascata de divisores-por-Dois de frequência (neste caso 4) [2 e 3]. Estes dispositivos têm como características importantes à simplicidade de projeto aliada a um menor número de componentes. Portanto, este é um bom candidato a conversor de frequência em receptores digitais de GE

III. PROCESSO DE DIVISÃO DE FREQUÊNCIA

Os divisores de frequência têm muitas aplicações em sistemas de comunicações e militares [4], tais como Receptores Digitais de GE e Memória Digital de Radiofrequência (DRFM). Estes dispositivos realizam a compactação da banda de frequência instantânea de um sinal, por meio da divisão de cada componente de frequência do sinal por uma constante. Assim, um sinal com uma banda absoluta de frequência de entrada (Δf_{in}) ao passar por este dispositivo apresentará uma banda absoluta de frequência (Δf_{out}) dada por:

$$\Delta f_{out} = \frac{\Delta f_{in}}{N} \quad (1)$$

Onde N é uma constante.

Estes dispositivos conservam a banda relativa de frequência ($\Delta f/f$), diferentemente do processo de misturação, onde a banda absoluta de frequência (Δf) é preservada.

IV. DIVISORES DE FREQUÊNCIA

Uma grande variedade de topologias de divisores de frequência é descrita na literatura [5]. Estes podem ser categorizados em duas grandes classes básicas: analógicos e digitais.

Os divisores de frequência analógicos apresentam características mais vantajosas para o emprego em receptores de Guerra Eletrônica, tais como: um baixo consumo de potência, um projeto de circuito mais simples, coerência de fase e frequência e resposta a sinal pulsado excelente. Dentre

as concepções mais interessantes de divisor de frequência encontra-se aquela que emprega o processo de geração subharmônica por meio de uma reatância não-linear de um dispositivo semiconductor. Estas reatâncias são capazes de canalizar energia de uma fonte AC para uma carga útil e de converter potência de uma frequência para outra [6 e 7].

V. DIVISORES-POR-DOIS DE FREQUÊNCIA PARAMÉTRICOS BALANCEADOS

Nesta classe de circuitos não é necessário o emprego de filtros de RF. Portanto, a resposta transiente é melhorada. Estes divisores apresentam um circuito ressonante num subharmônico da frequência fundamental de entrada. Este ressoador é balanceado na frequência de saída e desbalanceado na frequência entrada. Para que se tenha um sinal desbalanceado na saída do divisor de frequência, é necessário um transformador do tipo *balun*. Assim, o acoplamento de entrada para saída é minimizado, já que o *balun* remove os harmônicos de ordem ímpar da frequência $f_{in}/2$ de saída. O ressoador é carregado por um par de reatâncias não-lineares. O dispositivo mais empregado é o varactor. Contudo, os circuitos que o empregam exibem uma perda de conversão elevada. Assim, o emprego de um dispositivo ativo que apresente uma reatância não-linear de entrada aliada a um ganho é interessante. Os transistores PHEMT [8] apresentam estas características, sendo, portanto, possível empregá-los neste tipo de circuitos.

VI. PROJETO DO CIRCUITO DIVISOR

O circuito ressonante em um divisor de frequência paramétrico deve apresentar um fator de qualidade (Q) razoavelmente elevado e dimensões físicas reduzidas [9], de forma a permitir uma banda de frequência larga. E, ainda, ser projetado para minimizar o vazamento da frequência de entrada para a saída. Este requisito pode ser alcançado, utilizando-se dois arranjos de circuito distintos, o mais comum que emprega um par de linhas *microstrip* simétricas acopladas, em combinação com dois elementos reativos não-lineares [9-11] e, outro, relativamente mais simples, que é adotado neste trabalho [12]. A Fig. 1 mostra o diagrama em blocos da configuração de circuito para o divisor-por-dois de frequência paramétrico balanceado a PHEMT. Na entrada do circuito uma junção em T e um conjunto de três linhas *microstrip* (uma ligada a cada uma das portas da junção em T) são utilizados. Ambos os pares linha-PHEMT (TL2-PHEMT_1) e (TL3-PHEMT_2) são ressoadores em série. A linha *microstrip* TL1 é simplesmente a porta de acesso (casada) de 50 Ω do divisor de frequência.

Para o cálculo do circuito, assume-se, inicialmente, que o ressoador série está isolado do restante do circuito. Então, as dimensões físicas das linhas de transmissão podem ser calculadas seguindo-se os seguintes passos:

1) Escolha o ponto de polarização para o PHEMT no qual a resistência série (na frequência de saída) é muito menor que a resistência interna do gerador. Assim, o ressoador está isolado da porta de entrada na frequência de saída e as oscilações subharmônicas são confinadas a rede PHEMT_1-TL2-TL3-PHEMT_2;

2) Determine a impedância de entrada (Z_{in}) do PHEMT na frequência de saída desejada máxima (f_0);

3) Supondo que o circuito é balanceado na frequência de saída, por meio de uma Carta de Smith ou da ferramenta de Carta de Smith do *software* ADS2009 (*Advanced Design System*) da Agilent Technologies [13], calcule o comprimento elétrico das linhas de transmissão TL2 e TL3 que anulam a reatância de entrada do PHEMT na frequência máxima de saída desejada (f_0);

4) Determine as dimensões físicas das linhas de transmissão TL2 e TL3 com uma ferramenta computacional, tal como o LineCalc do ADS2009 da Agilent Technologies [14];

5) A linha de transmissão TL1 tem impedância característica de 50 Ω e comprimento suficiente para permitir acesso ao circuito (cerca de 20 mm);

6) Para completar o projeto, na saída balanceada do divisor de frequência pode ser utilizado um transformador *balun*. Assim, o subharmônico na frequência de interesse ($f_{in}/2$) pode ser separado da frequência fundamental (f_{in}) e de outros harmônicos. Este *balun* pode ser realizado, por exemplo, empregando-se um conjunto de múltiplas seções de linhas acopladas que apresentam um *septum* (abertura) no plano de terra [15 e 16]. Este *balun* não faz parte deste trabalho.

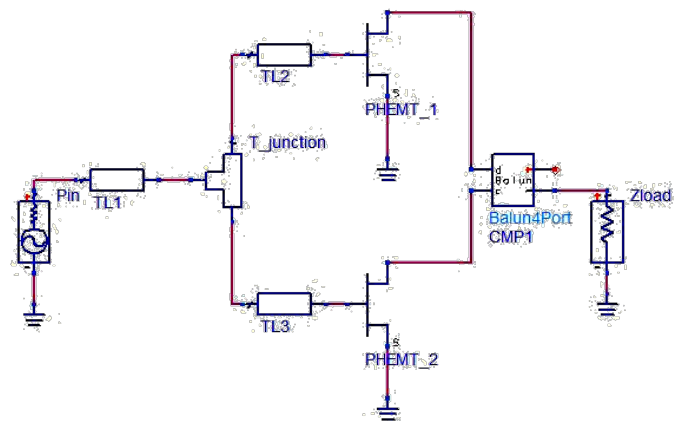


Fig. 1. Diagrama em blocos da configuração de circuito do divisor-por-dois de frequência paramétrico balanceado.

Para se alcançar uma largura de banda de frequência maior, o ganho é comprometido. Então, neste trabalho, a impedância da porta de saída do PHEMT não é casada a carga. Utilizando-se o modelo não-linear TOM3 [17] para o PHEMT, pode-se verificar através de uma simulação de parâmetros S do circuito completo, que a impedância de saída do divisor de frequência varia consideravelmente com pequenas variações na frequência, fazendo que os procedimentos de casamento sejam intrinsecamente uma solução banda estreita.

VII. CIRCUITOS REALIZADOS

Dois circuitos de divisores de frequência paramétricos balanceados a PHEMT foram fabricados em substrato Rogers® RT/duroid® 5880. Os parâmetros do substrato são: constante dielétrica relativa $\epsilon_r = 2,20$, espessura $H = 0,787$ mm, e espessura do condutor $t = 17$ μ m. Como um PHEMT encapsulado é muito mais fácil de manipular, o PHEMT

RFMD® FPD1500SOT89E foi escolhido para uso neste trabalho.

Considerando o substrato utilizado e as características do modelo de PHEMT selecionado, o projeto de dois circuitos divisores-por-2 de frequência foram realizados de acordo com os passos especificados na seção anterior. Sendo que no segundo deles, um casamento simples (linha e *stub* em aberto) da porta de entrada foi realizado na frequência de entrada. Desta forma, uma quantidade maior de energia chegaria às portas dos PHEMTs, o que deve provocar um aumento na banda de operação [9]. O ponto de polarização escolhido foi $V_{DS} = 3,0$ V e $V_{GS} = -1,0$ V. O acesso ao circuito foi realizado por meio de conectores SMA. Neste trabalho apenas o circuito ressonante é considerado.

O protótipo#1 do divisor-por-2 de frequência fabricado é exposto na Fig. 2. A largura das linhas de $50\ \Omega$ de acesso é 2,40 mm e o comprimento maior que 15 mm. As linhas do ressoador são, também, de $50\ \Omega$ (com a mesma largura de 2,40 mm) e o comprimento calculado é de 23,01 mm.



Fig. 2. Circuito divisor-por-2 de frequência paramétrico balanceado: protótipo#1.

O protótipo#2 do divisor-por-2 de frequência realizado é apresentado na Fig. 3. A rede de casamento da entrada na frequência (f_{in}) de 2,0 GHz é composta por um *stub* em aberto com largura de 2,40 mm e comprimento de 7,13 mm e um transformador de quarto-de-onda com largura de 0,27 mm e comprimento de 28,79 mm. As linhas do ressoador são as mesmas do circuito anterior, com largura de 2,40 mm e comprimento de 23,01 mm.



Fig. 3. Circuito divisor-por-2 de frequência paramétrico balanceado: protótipo#2

VIII. RESULTADOS OBTIDOS

A Fig. 4 mostra o espectro de frequência de uma das portas balanceadas de saída do protótipo#1 medido no modo armazenado do analisador de espectro modelo FSH18 da Rohde&Scharz. Com esta configuração de medida, é possível observar tanto o sinal na frequência subharmônica como o vazamento do sinal de entrada (na frequência original). A potência de entrada neste caso é de 0 dBm e a frequência foi variada de 2000 MHz a 2800 MHz. Como se pode verificar, o divisor de frequência possui uma largura de banda de frequência de entrada de 270 MHz (2114 MHz a 2384 MHz), correspondendo a uma banda relativa de 12,0 %.

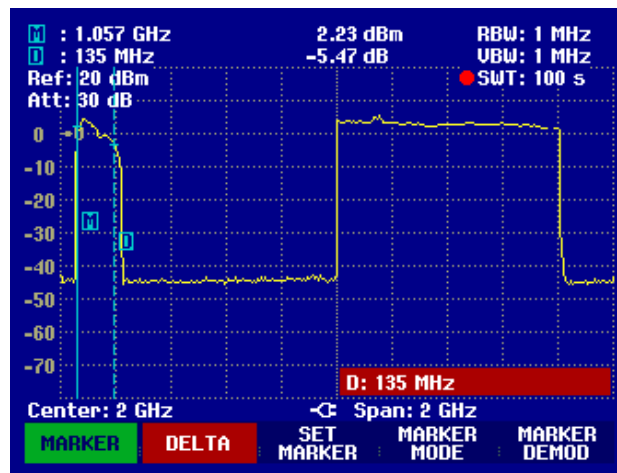


Fig. 4. Espectro de saída armazenado do protótipo#1 de divisor-por-2 de frequência paramétrico balanceado, para um sinal de entrada com 0 dBm variando de 2000 MHz to 2800 MHz.

Comparando-se o sinal subharmônico em ambas as portas de saída em um osciloscópio, foi verificado que a diferença de fase entre estas portas é de 180° na frequência subharmônica e 0° na frequência fundamental. Assim, se estas fossem carregadas em um transformador *balun*, o espectro subharmônico seria reforçado em 3 dB, enquanto o sinal de entrada (nas frequências de 2000 MHz a 2800 MHz) seria eliminado pelo *balun*. Levando-se isto em consideração, o ganho de conversão obtido com esta configuração varia de 5,23 dB em 2144 MHz a -0,24 dB em 2384 MHz, com um máximo de 8 dB em 2160 MHz.

O espectro da Fig. 5 foi medido com uma potência de entrada de 8 dBm, para o mesmo protótipo#1 da Fig. 2, a frequência foi variada de 1700 MHz a 2800 MHz. Neste caso, com o acréscimo na potência de entrada, o divisor de frequência exibiu uma largura de banda absoluta de frequência de entrada de 560 MHz (1880 MHz a 2440 MHz), correspondendo a uma banda relativa de 25,93 %. O ganho de conversão varia de -0,18 dB em 1880 MHz a -8,66 dB em 2440 MHz, com um máximo de 10 dB em 2050 MHz. Embora, um aumento na banda foi registrado com o acréscimo da potência, uma redução do ganho no final da banda de frequência foi, igualmente, verificada.



Fig. 5. Espectro de saída armazenado do protótipo#1 de divisor-por-2 de frequência paramétrico balanceado, para um sinal de entrada com 8 dBm variando de 1700 MHz to 2800 MHz.

A Fig. 6 apresenta o espectro de frequência armazenado medido com o protótipo#2 da Fig. 3, onde a potência do sinal de entrada foi de 0 dBm e a frequência variada de 1700 MHz a 2800 MHz. Do espectro observado nesta figura, a largura de banda absoluta da frequência de entrada é de 300 MHz (2300 MHz a 2600 MHz), correspondendo a uma banda relativa de 12,24 %. Levando-se em consideração o acréscimo de 3 dB promovido, caso um transformador *balun* fosse empregado na saída, o ganho de conversão verificado é de -2,56 dB em 2300 MHz e -2,00 dB em 2575 MHz, com um máximo de 5 dB em 2400 MHz. Observa-se que não houve um acréscimo significativo, como se poderia esperar, na largura de banda de frequência em relação ao protótipo anterior. Contudo, este fato pode ser explicado pelo fato do projeto ter sido realizado baseado nos valores obtidos com a simulação de parâmetros *S* do PHEMT a partir do modelo TOM3 [18] e do modelo para os elementos parasitas [19] fornecidos pelo fabricante. Sendo verificado através da medida posterior do PHEMT montado, que estes valores são imprecisos. Assim, o processo de divisão subharmônica ocorreu para frequências um pouco mais elevadas que aquela projetada (2GHz). Portanto, a rede de casamento de entrada não estava eficientemente calculada.

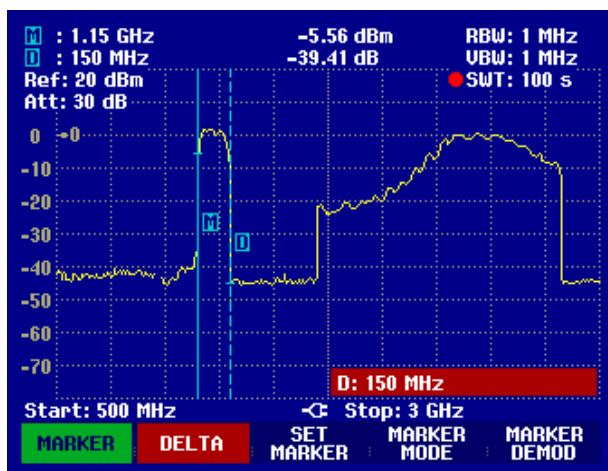


Fig. 6. Espectro de saída armazenado do protótipo#2 de divisor-por-2 de frequência paramétrico balanceado, para um sinal de entrada com 0 dBm variando de 1700 MHz to 2800 MHz.

A Fig. 7 mostra o espectro armazenado medido para um sinal com potência de entrada de 8 dBm variando de 1700 MHz a 2800 MHz aplicado ao protótipo#2. Neste caso, o circuito divisor apresentou uma largura de frequência de 470 MHz (2016 MHz a 2486 MHz), correspondendo a uma banda relativa de 20,88 %. O ganho de conversão variou de 0,96 dB em 2016 MHz a -6,32 dB em 2486 MHz com um máximo de 8,33 dB em 2100 MHz.



Fig. 7. Espectro de saída armazenado do protótipo#2 de divisor-por-2 de frequência paramétrico balanceado, para um sinal de entrada com 8 dBm variando de 1700 MHz to 2800 MHz.

Pode-se verificar que é de fundamental importância o conhecimento preciso dos parâmetros *S* do dispositivo ativo, neste trabalho, um PHEMT, para um projeto eficiente e acurado do circuito divisor de frequência.

A despeito da simplicidade da metodologia de projeto, existe uma variedade de compromissos envolvendo as decisões de projeto e o desempenho que devem ser cuidadosamente considerados.

IX. CONCLUSÕES

Uma proposta de aplicação de uma cascata de divisores-por-2 de frequência a PHEMT como conversor de frequência em um receptor digital de Guerra Eletrônica foi apresentada. Também, foi realizada uma breve descrição do processo de divisão de frequência e dos divisores de frequência paramétricos. Em seguida, uma metodologia simples de projeto de circuito foi discutida passo a passo. Dois exemplos práticos de divisor de frequência ativo em microondas utilizando o método de divisão paramétrica balanceada foram projetados e fabricados. Um ganho de conversão máximo de 10 dB em 2050 MHz foi obtido para o protótipo#1 para 8 dBm de potência do sinal de entrada. Uma banda de frequência relativa de 25,93 % foi verificada para o mesmo circuito e nível de potência de entrada. O desempenho do circuito protótipo#2 foi prejudicado pelo fato da rede de casamento de entrada ter sido projetada para valores imprecisos de impedância de entrada.

Quanto aos planos futuros, pretende-se utilizar um PHEMT com uma frequência de corte mais elevada. O uso de um encapsulamento mais apropriado pode minimizar os problemas de ganho devido aos elementos parasitas no final da banda de frequência. O uso de uma simulação no domínio do tempo irá prover um complemento importante e uma

solução mais natural ao estudo de divisores de frequência analógicos, auxiliando a predição do comportamento do circuito durante o estágio de projeto.

REFERÊNCIAS

- [1] J. Tsui, *Digital Techniques for Wideband Receivers*, Boston/London: Artech House, pp. 25-26, 1995.
- [2] W. D. Cornish, "Microwave Frequency Dividers, Devices and Applications," *Proc. Military Microwave Conference*, pp. 13-18, 1980.
- [3] C. S. Silva, *et al*, "Receptor de Microondas com Aplicações em Guerra Eletrônica Baseado em Divisores de Frequência," *Anais do 13º SBMO- Simpósio Brasileiro de Microondas e Optoeletrônica e 8º CBMAG- Congresso Brasileiro de Eletromagnetismo, MOMAG2008*, pp. 965-969, Setembro de 2008.
- [4] R. G. Harrison e T. W. Tucker, "Frequency Division Solves Systems Problems," *Microwave Systems News*, pp. 97-101, October 1978.
- [5] J. Bahl e P. Bhartia, *Microwave Solid-State Circuit Design*, New York: John Wiley & Sons, pp. 717-753, 1988.
- [6] J. M. Manley e H. E. Rowe, "Some General Properties of Nonlinear Elements - Part I - General Energy Relations," *Proc. IRE*, vol. 44, pp. 904-913, 1956.
- [7] P. Penfield, e R. P. Rafuse, *Varactor Applications*, Cambridge: MIT Press, pp. 436-483, 1962.
- [8] I. Kallfass, H. Schumacher e T. J. Brazil, "A Unified Approach to Charge-Conservative Capacitance Modelling in HEMTs," *IEEE Microwave and Wireless Components Letters.*, vol. 16, no. 12, pp. 678-680, December 2006.
- [9] R. G. Harrison, "A Broad-Band Frequency Divider Using Microwave Varactors," *IEEE Trans. Microwave Theory & Tech.*, vol. 25, no. 12, pp. 1055-1059, December 1977.
- [10] R. G. Harrison e W. D. Cornish, "Varactor Frequency Halver with Enhanced Bandwidth and Dynamic Range," *IEEE MTT-S Inter. Microwave Symposium Digest*, pp. 305-308, 1986.
- [11] Z. Heshmati, I. C. Hunter, and R. D. Pollard, "Microwave parametric frequency dividers with conversion gain," *IEEE Trans. Microwave Theory & Tech.*, vol. 55, no. 10, pp. 2059-2064, October 2007.
- [12] S. P. Stapleton, M. G. Stubbs e J. S. Wight, "GaAs Monolithic Analogue Frequency Halver," *Electronic Letters*, vol. 22, pp. 773-774, 1986.
- [13] Agilent Technologies, "Smith Chart Utility", May 2007, *ADS2006U3 Documentation*.
- [14] Agilent Technologies, "LineCalc", May 2007, *ADS2006U3 Documentation*.
- [15] K. S. Ang, Y. C. Leong, e C. H. Lee, "Multisection Impedance-Transforming Coupled-Line Baluns," *IEEE Trans. Microwave Theory & Tech.*, vol. 51, no. 2, pp. 536-541, February 2003.
- [16] S. Sun, L. Zhu, and K. S. Ang, "Multisection vialess baluns with coupled-line impedance transformers," *IEEE MTT-S Inter. Microwave Symposium Digest*, pp. 1149-1152, 2006.
- [17] R. B. Hallgren and D. S. Smith, "TOM3 Equations," *TriQuint Report, Revised: 2*, December 1999.
- [18] Filtronic Compound Semiconductor Ltd. "Modeling Report FPD1500 TOM3 and TOM2 Models," version 1.0, 27/01/2005, em <http://www.filtronic.com>.
- [19] Filtronic Compound Semiconductor Ltd. "Modeling Report Discrete Package Models," version 1.0, 10/02/2006, fornecido por correio eletrônico pelo fabricante.